



单永欣

求职意向：数字 IC 设计

生日：1997.05.15

籍贯：安徽合肥

电话：173 1229 0189

邮箱：shanyongxin515@nuaa.edu.cn

荣誉奖励

- 研究生学业二等奖学金
- 本科期间二等奖学金
- 本科期间三等奖学金

论文

中文核心：外差式数字光锁相环的设计及 Simulink 验证

SCI 期刊：

- Z-domain Modeling Methodology for Homodyne Digital Optical Phase-locked Loop.
- Z-domain Model Methodology for Heterodyne Digital Optical Phase-locked Loop.

EI 会议：Simulation Framework of Digital Optical Phase-Locked Loop Model in Verilog HDL.



教育背景

2019.09-至今 南京航空航天大学 电子与通信工程 硕士

2015.09-2019.06 武汉理工大学 电子科学与技术 本科 20%



项目经历

2019.7-2019.12 PCIe-to-PCI 桥芯片设计（中电 32 所）

项目简介：

PCIe-PCI 桥芯片的前端数字逻辑设计。该芯片是一款 PCIe-to-PCI 的协议转换芯片，其功能和引脚兼容 Tsi384 芯片。主要实现 PCIe 设备与 PCI 设备之间相互通信，其中 PCIe-PCI 桥接转换逻辑分别由 posted 事务、non-posted 事务和 completion 事务三个部分组成。

主要工作：

主要是编写 PCIE 部分的框架设计（基于 Vivado/ISE 的 Verilog 语言）验证平台的搭建、实现了**三种事物包的传输**以及功能仿真验证，目前已经交给 32 所进行流片。

2019.12-2020.12 数字光锁相环项目（中航工业 618 所）

项目简介：

针对主、从窄线宽半导体激光器外差锁相要求，设计实现基于 FPGA 实现的数字光锁相环电路，根据比对各种方案的优缺点，选择外差式数字光锁相环结构完成电路设计，实现频率锁定。

主要工作：

锁相环的结构选择、优化鉴相器结构以及环路滤波器、数学建模（Vivado+Verilog）仿真验证以及上板验证调试。。目前已经实现了锁相，考虑激光器的敏感性存在波动，**光频差在 KHZ 不到。**

2020.6-至今 动态可重构固态天线芯片设计（中电 55 所）

项目简介：

建立固态等离子体 PIN 单元、阵列和可重构天线阵的仿真模型。

主要工作：

根据设计的天线模型，通过 **L-edit 完成天线版图设计**，与 55 所进行制造工艺上的交流并反馈给设计人员，最后进行流片。

2020.12-至今 数字锁相环抗单粒子加固

项目简介：

由于太空中存在的单粒子效应会影响到锁相环，所以需要改进数字锁相环的电路结构，使其在故障注入平台中，依旧能够在 FPGA 上实现较快的锁相功能。

主要工作：

首先对全数字锁相环进行改进，设计环形振荡器，添加冗余结构以及在信号传输中添加容错机制。选定好电路结构后进行数字建模（Vivado+Verilog），仿真验证和故障注入条件下的上板调试。



专业技能

- 数字 IC 前端、FPGA 设计经验，熟悉数字系统设计流程
- 熟悉 ISE、Vivado、Modelsim、Questasim 等软件
- 掌握 Verilog 硬件描述语言
- 熟悉 PCIE 协议
- 熟悉电路仿真软件 Multisim、Proteus 以及简单电路板焊接
- 熟悉单片机使用的软件 Keil
- 了解 MATLAB 软件
- 了解 Altium Designer 能对电路板进行 PCB 绘制