



成为Xilinx FPGA设计专家

——基础篇



欢迎访问 电子发烧友网<http://www.elecfans.com/> 每日获取电子设计资料，设计电路图，行业资讯，百万工程师交流平台，上百万份资料下载基地

电子发烧友版权所有，转载请注明出处！



成为 Xilinx FPGA 设计专家(基础篇)

之前也一直在做关于 Xilinx FPGA 各个方面的文章，但是总体而言就显得有些杂，总希望能有人能整理一下便于查阅；另外针对目前[电子发烧友网](#)举办的“玩转 FPGA: iPad2, 赛灵思开发板等你拿”，小编在电话回访过程中注意到有很多参赛选手对 [Xilinx](#) 公司的 [FPGA](#) 及其设计流程不是很熟悉，所以想了想，最终还是决定自己动手整合一下。一方面给自己梳理梳理相关知识架构，另一方面的话，跟大家分享分享，希望对大家有所帮助，当然更加希望 Xilinx FPGA 工程师/爱好者能跟我们一起来探讨学习！《成为 Xilinx FPGA 设计专家》这本电子书，计划分为 3 大部分：基础篇、提升篇、高级篇。

当然这里讲的就是《成为 Xilinx FPGA 设计专家》(基础篇)。本电子书主要论述了 Xilinx FPGA 简介、Xilinx FPGA 相关行业资讯、Xilinx FPGA 产品及其性能对比、Xilinx FPGA 开发知识、Xilinx FPGA 设计流程及实例等基础性内容。本电子书旨在解决工程师日常设计中所需的基础知识，希望这本电子书可以对各位 Xilinx FPGA 工程师/爱好者有所帮助。

Xilinx FPGA 简介

赛灵思是 All Programmable 技术和器件的全球领先供应商，其产品超越了硬件进入软件，超越了数字进入模拟，超越了单芯片进入了 3D 堆叠芯片。这些行业领先的器件与新一代设计环境以及 IP 核完美地整合在一起，可满足客户对可编程逻辑乃至可编程系统集成的广泛需求。



elecfans.com 电子发烧友

FPGA(Field Programmable Gate Array)即现场可编程门阵列，它是在 PAL、GAL、EPLD 等可编程器件的基础上进一步发展的产物。它是作为专用集成电路(ASIC)领域中的一种半定制电路而出现的，既解决了定制电路的不足，又克服了原有可编程器件门电路数有限的缺点。FPGA 的使用非常灵活，同一片 FPGA 通过不同的编程数据可以产生不同的电路功能。FPGA 在通信、数据处理、网络、仪器、工业控制、军事和航空航天等众多领域得到了广泛应用。随着功耗和成本的进一步降低，FPGA 还将进入更多的应用领域。

[欢迎访问 电子发烧友网http://www.elecfans.com/每日最新电子技术资料，设计电路图，行业资讯，百万工程师交流平台，上百万份资料下载基地](http://www.elecfans.com/)

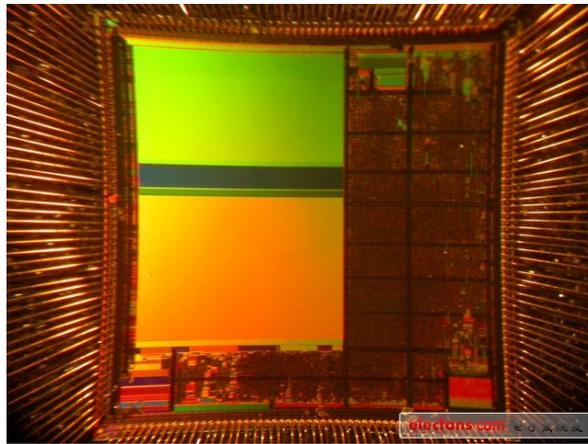
电子发烧友版权所有，转载请注明出处！

Xilinx 相关最新资讯

Xilinx 华为激辩：FPGA 将替代 ASIC?

电子发烧友网讯：FPGA 将替代 ASIC? 在全球设计自动化大会 (DAC) 上，来自 Xilinx、Altera 和 Cadence 公司，几乎每次主题都是同一个问题。

Xilinx FPGA 产品线主任 Brent Przybus 表示，现在就是重新思考你的设计方案的时刻。一个 FPGA 能让你更迅速地进军市场，也能为你提供更高的市场价值和利润。必须考虑的是总费用而非单位成本。他说，3D 是游戏规则的改变者，因为可编程设备不再不得不做出妥协。使用 FPGA 后，设计师可以将精力专注于问题而不是技术。



接着 Altera IC 设计副总裁 John Costello 谈起了 FPGA 的发展。在对这个问题的回答上，Costello 说事情已经发生了。FPGA 提供了两全其美的办法。广泛的应用范围和比通用 CPU 更快的速度。通过使用 FPGA 的结构将 ASIC、CPU、DSP、ASAP 以及其余的东西连接在一起。 [继续阅读文章](#)

Xilinx 在京举办 Zynq 中国合作伙伴峰会

基于 Zynq™-7000 EPP 可扩展处理平台 (Zynq™ EPP)，赛灵思动员中国合作伙伴共同开发增值解决方案及差异化设计，共绘行业第一款可扩展处理平台所带来的无限商机

欢迎访问 [电子发烧友网](http://www.elecfans.com/) <http://www.elecfans.com/> 每日最新电子技术资料，设计电路图，行业资讯，百万工程师交流平台，上百万份资料下载基地

电子发烧友版权所有，转载请注明出处！



赛灵思 2012 Zynq 中国合作伙伴峰会在京举行，来自赛灵思近 20 家中国联盟合作伙伴的超过 60 位工程师、市场营销及专业销售人员参与了此次盛会

中国北京，2012 年 5 月 18 日 – All Programmable 技术和器件的全球领先企业赛灵思公司 (NASDAQ: XLNX)宣布在中国举办 Zynq 中国合作伙伴峰会，来自赛灵思近 20 家中国联盟合作伙伴的超过 60 位工程师、市场营销及专业销售人员参与了 5 月 17 日在赛灵思北京办公室举行的此次盛会。赛灵思亚太区渠道销售总监林世兆及全球合作伙伴生态系统及联盟高级总监 Dave Tokic 主持大会，并针对行业公认的赛灵思 28nm 领先技术进行了精彩的主题演讲。赛灵思亚太区渠道销售总监林世兆主持会议并展示赛灵思 28nm 技术的全面领先技术以及巨大的市场潜力。



在为期一天的峰会中，赛灵思联盟管理团队、赛灵思嵌入式市场营销及专家团队为与会者带来了一系列的精彩演讲，包括 Zynq EPP 市场和商业介绍，软硬件设计流程及操作系统/工具生态系统支持等等。参会的合作伙伴们不仅有机会与赛灵思的市场和技术专家们进行面对面的探讨，而且还通过两个小时的亲实践教程，在 Zynq ZC702 开发板上亲自体验了赛灵思设计工具流程的优势。

[欢迎访问 电子发烧友网http://www.elecfans.com/](http://www.elecfans.com/)每日最新电子技术资料，设计电路图，行业资讯，百万工程师交流平台，上百万份资料下载基地

电子发烧友版权所有，转载请注明出处！

峰会同时提供了现场演示环节，展示了 Zynq-7000 EPP——这一将行业标准的 ARM® 双核 Cortex™-A9 MPCore™ 处理系统与赛灵思 28nm 可编程逻辑架构完美地结合在一起的新型处理器平台，以及其带来的超高的性能和强大的功能。



赛灵思全球合作伙伴生态系统及联盟高级总监 Dave Tokic 做主题演讲，动员中国合作伙伴基于赛灵思 Zynq EPP，共同开发增值解决方案及差异化设计，共绘行业第一款可扩展处理平台所带来的无限商机

Dave Tokic 表示“作为行业第一款可扩展处理平台，Zynq-7000 EPP 一经发布即在行业产生了极大的影响和强烈的客户兴趣。赛灵思深知一个强大的设计服务生态系统的支持将是 Zynq EPP 业务增长的关键，我们希望和中国的本地联盟计划成员密切合作，共同开发这一市场，并为双方的客户提供强大的支持。”

“赛灵思公司致力于为中国的电子系统设计人员提供一个创新的基础平台。Zynq 中国合作伙伴峰会是为即将开始的大规模 Zynq 创新应用所做的一个很好的准备。”赛灵思公司亚太地区市场和销售副总裁杨飞表示：“Zynq 对于中国设计界来说是一个创新的 SoC 平台。传统上，中国的设计工程师们必须使用嵌入式的 ASSP(专用标准产品)来解决他们的问题。这些嵌入式的 ASSP 是针对众多不同的应用而设计的产品，只能提供软件可编程，无法提供最好的软硬件优化以支持设计师不同的设计需求。Zynq 既可以支持系统的硬件可编程，也可以支持系统的软件可编程。设计师既可以利用双 ARM Cortex A9 核实现软件可编程，还可以利用 Zynq 的 FPGA 架构来实现所需的硬件加速能力和可编程性，支持系统的最佳配置。这些优势对于中国许多的新兴应用，如工业控制、科学、医疗、汽车、测试和测量，以及不同类型的差异化应用来说，尤为适用。” [继续阅读文章](#)

Xilinx、LSI、Cadence 业绩超预期，分析师跌眼镜

电子发烧友网讯：芯片供应商 LSI、XILINX 和设计自动化软件提供商 Cadence 在星期三公布了其季度业绩，其表现超过了很多分析家的预期，其未来走势也应该比预期的好很多。

LSI 第一季度的销售业绩时 6.22 亿美元，比上一季度提高了 19 个百分点，与去年同期相比，增长幅度达到 32%。

[欢迎访问 电子发烧友网](http://www.elecfans.com/) <http://www.elecfans.com/> 每日最新电子技术资料，设计电路图，行业资讯，百万工程师交流平台，上百万份资料下载基地

电子发烧友版权所有，转载请注明出处！



LSI 公布的净收入与 GAAP 的 7500 万美元相差无几，或者说每股盈余上升 13%。超过了上一季度 GAAP 的 1100 万美元，每股 2% 盈余。也高于去年同期的 GAAP 的 1900 万美元，每股 3% 的盈余。

LSI 宣称其第一季度的 GAPP 净收入包括了一个 4200 万美元费用的特殊项目、股票薪酬、收购相关的分期偿还项目和重建花费。公司这季度的利润得益于一个 4300 万美元的有利于所得税的影响，同时还得益于盘购前按公平价值股息所获得的 600 万美元的收益。

在一个非 GAAP 标准统计下，排除费用。LSI 公布其利润为 1.17 亿美元，亦即是每股的盈余达到 20%，领先于上季度的 7300 万美元（每股 13% 每股盈余）和去年同期的 6500 万美元（10% 的每股盈余）。

据雅虎财经报道，大多数分析家预期 LSI 一季度的销售额会在 6 亿美元以内，同时认为其非 GAAP 标准下的每股收益有 14 美分。

[继续阅读文章](#)

Xilinx FPGA 产品

Xilinx FPGA 产品性能简介及对比

赛灵思 FPGA 系列相关器件性能对比如下表所示：

表 1 赛灵思 FPGA 系列相关器件性能对比

特性	Artix-7	Kintex-7	Virtex-7	Spartan-6	Virtex-6
逻辑单元	352,000	480,000	2,000,000	150,000	760,000
BlockRAM	19 Mb	34Mb	85Mb	4.8Mb	38Mb
DSP Slice	1,040	1,920	5,280	180	2,016
DSP 性能 (对称 FIR)	1,129 GMACS	2,450 GMACS	6,737 GMACS	140 GMACS	2,419 GMACS
收发器数量	16	32	96	5	72
收发器速度	6.6 Gb/s	12.5 Gb/s	28.05 Gb/s	3.125 Gb/s	11.18 Gb/s
总收发器带宽 (全双工)	211 Gb/s	800 Gb/s	2,784 Gb/s	50 Gb/s	536 Gb/s
存储器接口 (DDR3)	1,066 Mb/s	1,866 Mb/s	1,866 Mb/s	800 Mb/s	1,066 Mb/s
PCI Express 接口	Gen 2x4	Gen 2x8	Gen 3x8	Gen 1x1	Gen 2x8
灵活混合信号 (AMS)/XADC	有	有	有		是
配置 AES	是	有	有	有	是
I/O 引脚	600	500	1,200	576	1,200
I/O 电压	1.2V、1.35V、1.5V、1.8V、2.5V、3.3V	1.2V、1.35V、1.5V、1.8V、2.5V、3.3V	1.2V、1.35V、1.5V、1.8V、2.5V、3.3V	1.2V、1.5V、1.8V、2.5V、3.3V	1.2V、1.5V、1.8V、2.5V
EasyPath 成本削减解决方案	-	-	是	-	是

想要了解更多关于赛灵思 FPGA 系列相关器件的详细特性，[继续阅读文章](#)

欢迎访问 [电子发烧友网](http://www.elecfans.com/) <http://www.elecfans.com/> 每日最新电子技术资料，设计电路图，行业资讯，百万工程师交流平台，上百万份资料下载基地

电子发烧友版权所有，转载请注明出处！

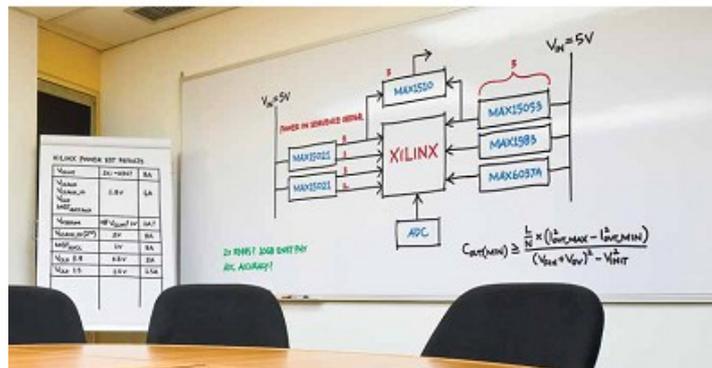
Xilinx FPGA 模拟方案产品指南

本文主要包括以下 Xilinx 特色产品的选型指南和表格：Xilinx FPGA 和 CPLD 供电电源特色产品、FPGA 信号转换解决方案特色产品、FPGA 保护方案设计以及高速 DAC 和 ADC 与 FPGA 的接口方案。

从消费类电子到工业、电信基础架构设备，FPGA 与连接外面世界的模拟及混合信号 IC 如影随形，通过可编程功能集成为系统提供增值设计。当系统中需要多个关键元件实现数据采集和处理功能时，您可以考虑是否选择 FPGA 更实惠。那么，如何确定哪些器件最适合您的应用，而且它们之间的协同工作能力更强呢？Xilinx 和 Maxim 提供一个最佳模式，帮助您完成产品开发。

在过去的二十五年来，Xilinx 和 Maxim 专注于集成方案的创新，以满足用户最迫切的系统需求，并在业内赢得了技术领先地位。两家公司的年销售额均超过了 20 亿美元，并服务于类似的市场，拥有像您这样的共同客户。

Xilinx FPGA 模拟方案 产品指南



Xilinx 器件在可编程结构中集成了存储器、时钟、DSP、SerDes，甚至嵌入式 PowerPC 和 ARM 处理器，几乎支持任何终端应用。Maxim 开发的电源管理、数据转换器、传感器、I/O 接口、射频及其它混合信号电路进一步完善了系统设计。

Xilinx 和 Maxim 能够从哪些方面为您提供帮助？首先，我们需要考虑产品的易用性。Xilinx 提供可编程解决方案，利用其目标设计平台(TDP)解决您所面临的艰巨任务。TDP 是一套齐全且不断发展完善的开发套件，包括开发板、开发工具、IP 核、参考设计和 FPGA 中间卡(FMC)，设计人员能够利用这些资源立即启动项目开发。Maxim 的模拟和数字电源稳压器及模块方案则使 FPGA 设计成为可能。

借助 Maxim 信号链路的模块化设计以及 IP 保护器件，能够进一步完善 Xilinx 的 FPGA 系统功能。此外，终端设计中还会需要特殊的视频、音频或数据处理单元，Xilinx 和 Maxim 的解决方案同样覆盖了这些应用。随着 FPGA 应用的日益普及，迫切需要灵活、可靠的接口连接 FPGA 与周围的模拟世界。Maxim 的音频/视频放大器与编解码器、信号调理滤波器、信号完整性与保护电路，以及 GHz DAC 等产品均可提供先进的性能支持。

[欢迎访问 电子发烧友网http://www.elecfans.com/](http://www.elecfans.com/)每日最新电子技术资料，设计电路图，行业资讯，百万工程师交流平台，上百万份资料下载基地

电子发烧友版权所有，转载请注明出处！

我们的服务并不仅限于产品开发，您还可以获得全球范围的支持，我们的技术人员将随时随地帮助您进行系统开发。我们强大的现场应用工程师团队专注于解决技术问题和系统设计。Avnet 是 Xilinx 和 Maxim 共同的重要分销商之一，无需用户穿梭于多个销售渠道。

总而言之，我们提供创新方案为您的产品增值，使您能够专注于具体的项目开发。Xilinx 和 Maxim 将继续以专业的技术团队打造创新设计，共同开创未来。在这本手册中，我们将介绍有关使用 Xilinx FPGA 和 Maxim IC 进行产品开发的详细内容，帮助您快速实现设计目标。Xilinx FPGA 模拟方案产品指南将全程为您解答疑惑…… [继续阅读文章](#)

Xilinx FPGA 开发

Xilinx ISE 经典教程

本教程是全英文版的，需要的话可以自己下载学习。不过就算我们不看这本教材的话，经过下面的学习，我们也可以学会如何对其进行配置、开发。本教程的下载地址：[继续阅读文章](#)



在进行设计时，需要用到 Xilinx ISE 设计套装，我们为您提供下载地址，有需要的可以点击下载。

Xilinx ISE 设计套装 10.1 下载地址 <http://www.elecfans.com/soft/40/41/2010/2010041773564.html>

Xilinx FPGA 开发环境的配置

一. 配置 Modelsim ISE 的 Xilinx 的仿真库

1. 编译仿真库

A. 先将 Modelsim 安装目录 C:\Modeltech-6.2b 下面的 Modelsim.ini 改成存档格式（取消只读模式）；

[欢迎访问 电子发烧友网](http://www.elecfans.com/) <http://www.elecfans.com/> 每日最新电子技术资料，设计电路图，行业资讯，百万工程师交流平台，上百万份资料下载基地

电子发烧友版权所有，转载请注明出处！

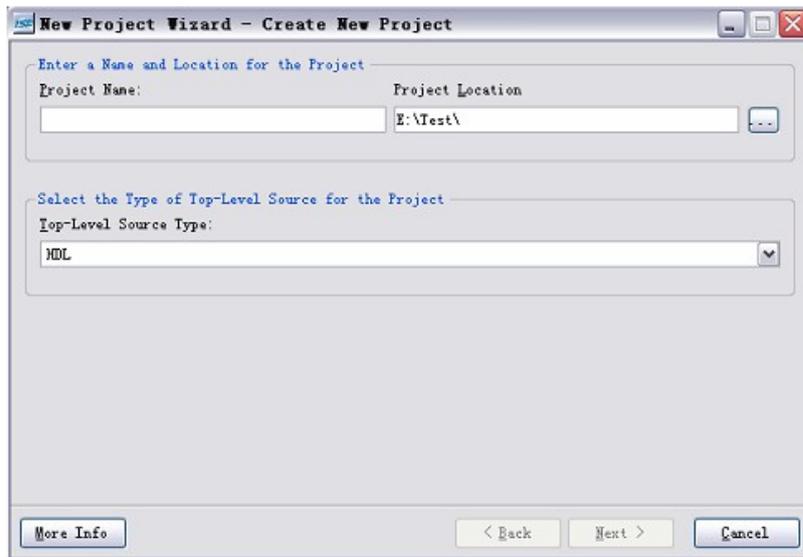
B.在 DOS 环境下，进入 Xilinx 的根目录，然后依次进入 bin, nt 目录；

C.运行 compxlib-smti-se-fall-lall-o C:\Modeltech-6.2b,然后就 ok 了，就可以在 ISE 重新启动 Modelsim 进行所有的仿真了。

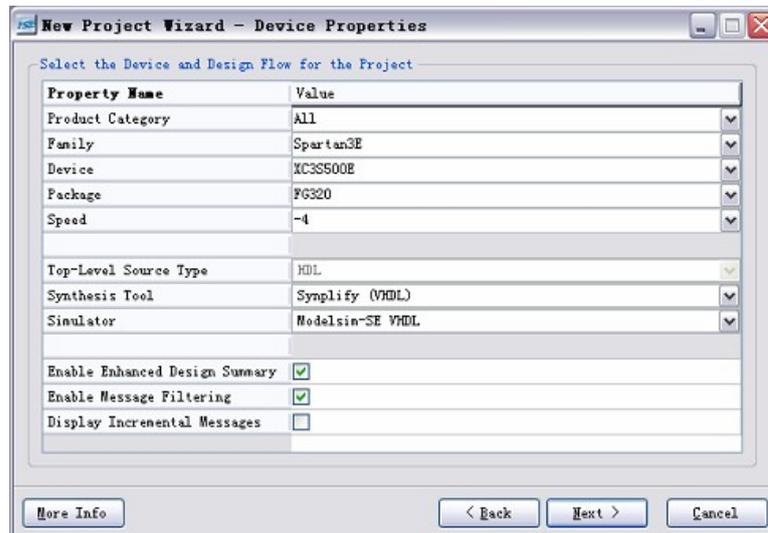
2.如何在 Xilinx ISE 中使用 Modelsim ISE,Synplify 进行综合和仿真：

A. 打开 Xilinx ISE，新建一个 Project；

(1)在菜单 File 中选择“New Project”，弹出如下对话框：



(2)输入 Project 名称，并选好 Project 保存的路径，然后下一步：



按照上边的参数进行设置，然后单击下一步 [继续阅读文章](#)

欢迎访问 [电子发烧友网](http://www.elecfans.com/) <http://www.elecfans.com/> 每日最新电子技术资料，设计电路图，行业资讯，百万工程师交流平台，上百万份资料下载基地

电子发烧友版权所有，转载请注明出处！



搭建 Xilinx FPGA 开发环境的方法

一、计算机硬件环境要求：

1、操作系统：

Microsoft Windows XP Home Edition SP2

2、基本配置：

A、处理器：Intel CPU T2050 1.6GHz

B、内存：512MB

C、硬盘：60GB(其中软件安装的空间需要 3GB)

补充：

上面的配置为笔记本的配置。因此对显卡没有什么特殊的要求。有条件的话，尽可能选择更高的配置。这样软件跑起来会更快。

另外，系统盘要保留足够的空间，因为软件运行时需要大量的内存。如果内存太小，就会占用磁盘中虚拟内存的空间。

3、应用软件：

A、Xilinx ISE 8.1i

Xilinx 公司的 CPLD/FPGA 的 IDE 开发环境。其内部仿真和编译功能比较差，但是它 对第三方开发工具的支持做得比较好。所以，选择了后面两个软件构成了强势的组合。

B、ModelSim SE 6.3b

C、Synplify Pro 8.1

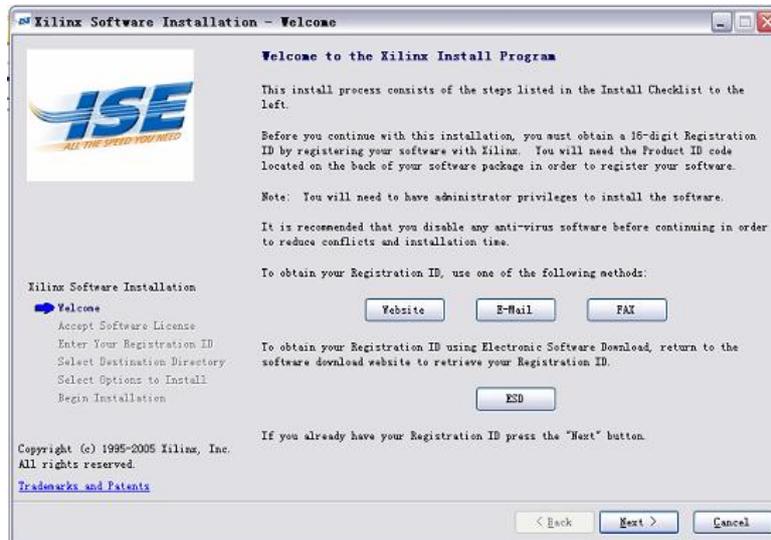
上面两个太有名了，这里就不介绍了。初学者不了解的话，可以在 Google 或者百度上搜索一下就知道了。

二、Xilinx ISE 8.1i 的安装：

1、运行 setup.exe，出现如下界面，然后选择下一步；

欢迎访问 [电子发烧友网](http://www.elecfans.com/) <http://www.elecfans.com/> 每日最新电子技术资料，设计电路图，行业资讯，百万工程师交流平台，上百万份资料下载基地

电子发烧友版权所有，转载请注明出处！



2、在“I accept the terms of this software license.”前面打勾，然后选择下一步；

3、输入注册 ID(可以从注册机里生成一个)，然后选择下一步；

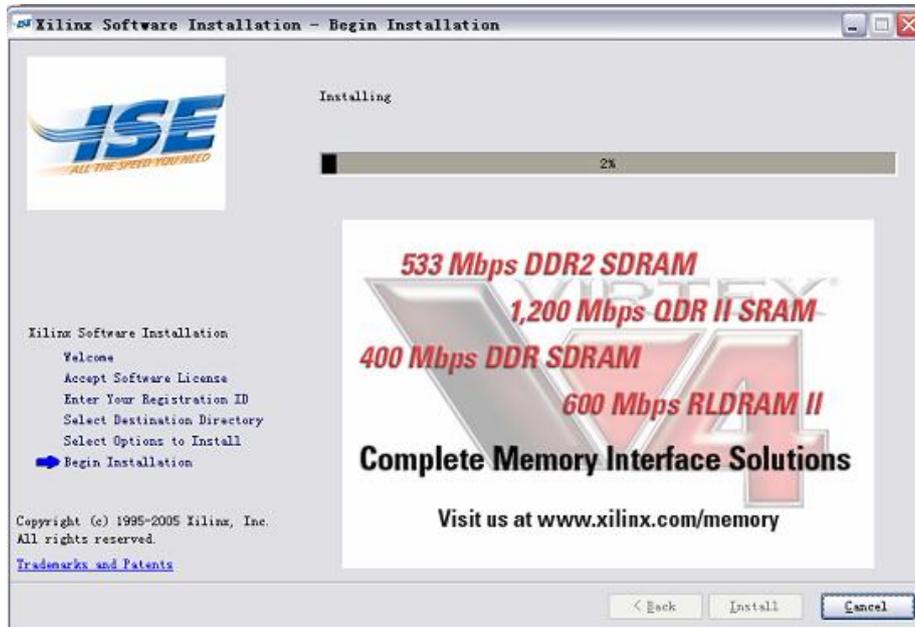


4、选择 ISE 软件安装的目录(注意：不要放在带有空格的目录下面。例如：Program Files 下。否则后面的操作将无法进行)，然后选择下一步；

5、接下来一路选择下一步，然后选择 Install，就能够看到如下的界面；

欢迎访问 电子发烧友网<http://www.elecfans.com/>每日最新电子技术资料，设计电路图，行业资讯，百万工程师交流平台，上百万份资料下载基地

电子发烧友版权所有，转载请注明出处！



6、最后，等待漫长的安装过程结束就行了(至此软件的安装结束)

7、安装结束后，桌面上会出现一个



这样的图标，双击它就可以打开 ISE 了 [继续阅读文章](#)

Xilinx FPGA 设计基础知识

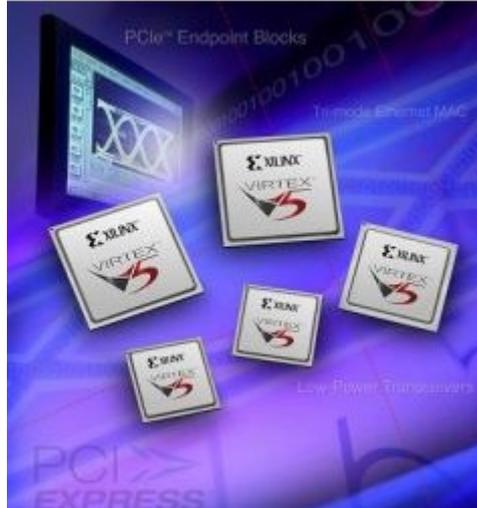
Xilinx 的 FPGA 平台计划

美国赛灵思公司推出一项针对未来高性能可编程解决方案的 FPGA 平台计划,为嵌入式系统提供高度灵活、可加快上市时间的解决方案。它的特点为: 具有集成广泛的硬件和软件 IP 的能力,是适于多种应用的单一平台,可保证硬件和固件的升级能力。FPGA 平台的模块结构如图所示。FPGA 平台计划的首次实施将基于 Xilinx VIRteX- II 结构,预计在 2000 年底推出。

欢迎访问 [电子发烧友网http://www.elecfans.com/](http://www.elecfans.com/)每日最新电子技术资料, 设计电路图, 行业资讯, 百万工程师交流平台, 上百万份资料下载基地

电子发烧友版权所有, 转载请注明出处!

赛灵思在 Virtex-II 结构中两个关键性创新使 FPGA 平台计划实施成为可能: IP 植入与主动互连(Active Interconnect)技术。这些技术代表了可编程逻辑技术的革命性一步。高性能 IP 核心可像硬件功能一样嵌入到 FPGA 结构中,或编程到逻辑和存储器阵列中。IP 植入技术使硬件核心可以分布到 FPGA 平台构造中的任意位置,同时还可保证与周围阵列的高度连接性。主动互连技术提供的主动驱动线路通道可保证硬件和软件 IP 核心达到可预测的、与它们在 FPGA 阵列中位置无关的极高性能速度。



FPGA 平台计划的主要技术包括 Empower!处理器解决方案,XilinxDSP 宽带解决方案,以及 SystemIO 接口。

[继续阅读文章](#)

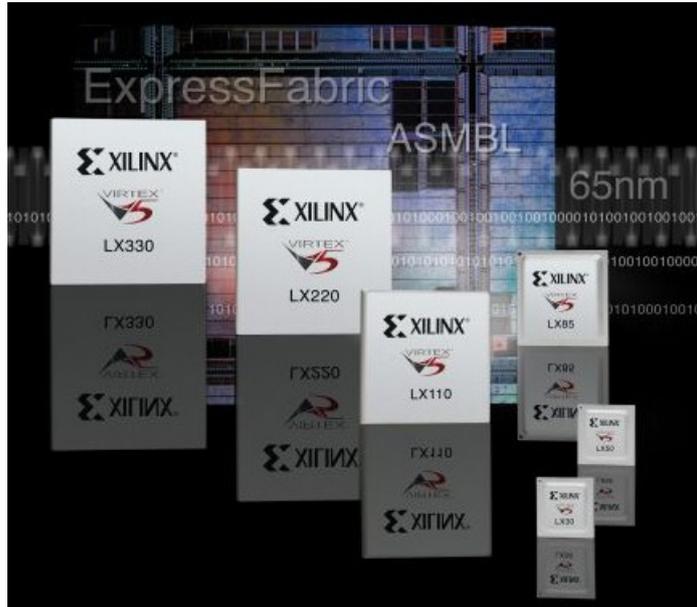
Xilinx FPGA 的快速启动配置

在众多当代应用中,嵌入式系统必须满足极其苛刻的时序要求。其中之一就是启动时间——即上电后电子系统进入可操作状态所需要的时间。PCI Express®产品或汽车应用中基于 CAN 的电子控制单元(ECU)就是具有严格时序要求的电子系统的应用实例。

标准 PCI Express®(PCIe)系统上电后仅 100 毫秒,系统的根组件就开始扫描总线以便弄清拓扑结构,并在这一过程中进行初始化配置。如果 PCIe 设备没有准备好响应配置请求,根组件就找不到此 PCIe 设备,并认为它不存在。该设备将无法加入 PCIe 总线系统。

欢迎访问 电子发烧友网<http://www.elecfans.com/>每日最新电子技术资料,设计电路图,行业资讯,百万工程师交流平台,上百万份资料下载基地

电子发烧友版权所有,转载请注明出处!



汽车应用中的情形与此大体相仿。在基于 CAN 的网络中，ECU 进入睡眠模式，这时它们将停止运行并切断电源连接。只有很少部分电路仍然保持戒备状态，以便探测唤醒信号。一旦出现唤醒事件，ECU 就会重新连接电源并开始引导。虽然在唤醒事件后的头一个 100 毫秒内允许错过一些消息，但在此之后所有 ECU 都必须在网络(如 CAN 网络)上做好充分的运行准备。

Xilinx Automotive、Xilinx 研究实验室以及德国卡尔斯鲁厄技术研究所之间合作展开了深入的研发工作，正在设法通过一种 FPGA 两步配置方法解决这一问题。

半导体行业的科技趋势已经能使 FPGA 厂家大大增加其器件中的资源。但比特流规模也在成比例地增长，配置器件需要的时间也是如此。因此，即使对于中等规模的 FPGA，使用低成本配置方案也不可能满足严格的启动时序要求。图 1 表示不同的 Xilinx® Spartan®-6 FPGA 器件在使用低成本 SPI/Quad-SPI 配置接口时的配置时间。即使使用快速配置方案(即在 40 MHz 配置时钟下运行的 Quad-SPI)，也只有小型 FPGA 器件才能达到 100 毫秒的启动时序要求。对于 Xilinx Virtex®-6 器件来说，这个结果看来更具挑战性，因为这些器件提供了更丰富的 FPGA 资源。

为了克服这个难题，Fast Startup 分两步配置 FPGA 器件，而非单步(整片)的全器件配置。按照这种新颖的思路，我们的策略是在上电时使用最高优先级比特流仅载入时序关键模块，然后再载入非时序关键模块。这种方法最大程度地减少了初始配置数据，从而最大程度地减少了在面向时序关键设计的 FPGA 器件启动时间。

FAST STARTUP 对比部分重配置

Fast Startup 允许 FPGA 设计尽快启动设计的关键模块，关键模块的启动速度比标准全配置方法要快得多[2]。虽然，从本质上来讲 Fast Startup 利用了部分重配置，但它与这种方法的传统概念有所不同。部分重配置的初衷是将完整设计作为可在运行时修改的初始配置使用。相反，Fast Startup 已经使用了一个初始的部分比特流，以在上电时仅仅配置 FPGA 器件的一个特定(很小的一部分)区域。第

[欢迎访问 电子发烧友网http://www.elecfans.com/](http://www.elecfans.com/)每日最新电子技术资料，设计电路图，行业资讯，百万工程师交流平台，上百万份资料下载基地

电子发烧友版权所有，转载请注明出处！

一次配置仅包含完整 FPGA 设计中必须配置和快速运行的那些部分。而剩下的部分则在以后、在运行时，利用部分重配置进行配置。图 2 说明了这一顺序概念。

工具流程概述

Fast Startup 的工具流程依靠设计保存流程，来创建针对时序关键子系统及非时序关键子系统的部分比特流。

设计保存流程将 FPGA 设计分割为逻辑模块(称为“分区”)。分区构成了层次边界，将内部模块与设计中的其他组件相互隔离。分区一旦实现(即完成布局和布线)，就能被其他实现运行导入，以按照每个实例中完全相同的方式实现该分区的模块[3]。

因此，使用 Fast Startup 方法的第一步是将完整的 FPGA 设计分成两部分：即含有时序关键子系统的高优先级分区和针对其余组件的低优先级分区。

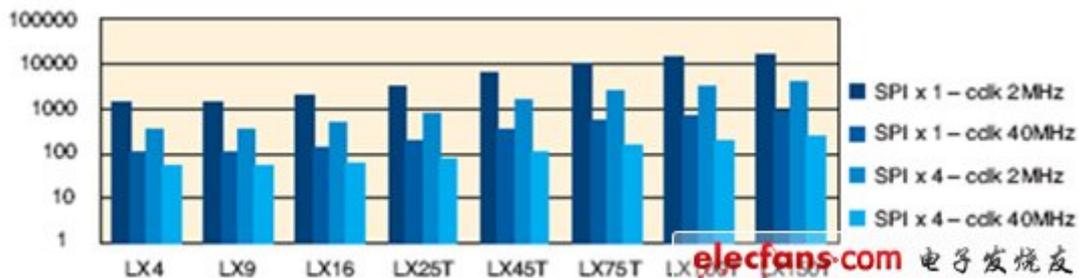


图 1-计算出的 Spartan-6 配置时间的对数表示(按最坏情况计算)

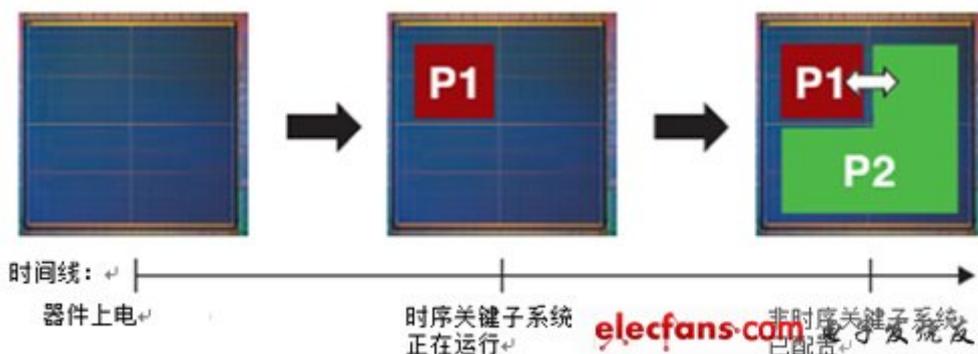


图 2 - Fast Startup 概念：顺序配置

高优先级分区的实现

欢迎访问 电子发烧友网<http://www.elecfans.com/>每日最新电子技术资料，设计电路图，行业资讯，百万工程师交流平台，上百万份资料下载基地

电子发烧友版权所有，转载请注明出处！



为了得到尽可能小的高优先级分区的一部分比特流，设计中有一些一般性问题需要考虑。首先，该分区必须只能包含此类组件：或者是时序关键组件，或者是系统需要这些组件来执行低优先级部分(如 ICAP)的部分重配置。得到小规模初始部分比特流的关键是使用尽可能小的区域实现高优先级分区。也就是说，您必须将这个分区局限在 FPGA 中的一个适当区域中。 [继续阅读文章](#)

Xilinx FPGA 全局时钟资源的使用方法:

目前，大型设计一般推荐使用同步时序电路。同步时序电路基于时钟触发沿设计，对时钟的周期、占空比、延时和抖动提出了更高的要求。为了满足同步时序设计的要求，一般在 FPGA 设计中采用全局时钟资源驱动设计的主时钟，以达到最低的时钟抖动和延迟。FPGA 全局时钟资源一般使用全铜层工艺实现，并设计了专用时钟缓冲与驱动结构，从而使全局时钟到达芯片内部的所有可配置单元(CLB)、I/O 单元 (IOB)和选择性块 RAM(Block Select RAM)的时延和抖动都为最小。为了适应复杂设计的需要，Xilinx 的 FPGA 中集成的专用时钟资源与数字延迟锁相环(DLL)的数目不断增加，最新的 Virtex II 器件最多可以提供 16 个全局时钟输入端口和 8 个数字时钟管理模块(DCM)。与全局时钟资源相关的原语常用的与全局时钟资源相关的 Xilinx 器件原语包括：IBUFG、IBUFGDS、BUFG、BUFGP、BUFGCE、BUFGMUX、BUFGDLL 和 DCM 等，如图 1 所示。

1. IBUFG 即输入全局缓冲，是与专用全局时钟输入管脚相连接的首级全局缓冲。所有从全局时钟管脚输入的信号必须经过 IBUFG 单元，否则在布局布线时会报错。IBUFG 支持 AGP、CTT、GTL、GTLP、HSTL、LVCMOS、LVDCI、LVDS、LVPECL、LVTTTL、PCI、PCIX 和 SSTL 等多种格式的 IO 标准。

2. IBUFGDS 是 IBUFG 的差分形式，当信号从一对差分全局时钟管脚输入时，必须使用 IBUFGDS 作为全局时钟输入缓冲。IBUFG 支持 BLVDS、LDT、LVDSEXT、LVDS、LVPECL 和 ULVDS 等多种格式的 IO 标准。 [继续阅读文章](#)

工程师分析实例，带你走近 Xilinx FPGA 设计

一.概述

本文主要帮助大家熟悉利用 ISE 进行 Xilinx 公司 FPGA 代码开发的基本流程。主要是帮助初学者了解和初步掌握 ISE 的使用，不需要 FPGA 的开发基础，所以对每个步骤并不进行深入的讨论。

本文介绍的内容从新建 project 一直下载到硬件观察现象为止，涵盖整个开发过程。考虑到我们的开发一般以 Verilog HDL 或 VHDL 为主，在本文中未介绍原理图输入工具和 IP 核使用工具等。这同时是出于为了使文章脉络更清晰，让大家更快地学会 ISE 的考虑。关于这些专用工具，可以参看 HELP 或者其他文档。

为了更直观的理解，我们需要一个实验平台，在本文中，采用的是 Digital Power Studio 工作组 FPGA SPARK1.1 综合开发平台的 Xilinx 标准型开发系统。如图 1 所示(图中为 Altera 子板，只需改成 Xilinx 的即可)。在该开发系统中，所采用的芯片是 SPARTANII 系列的 XC2S200。

[欢迎访问 电子发烧友网http://www.elecfans.com/](http://www.elecfans.com/)每日最新电子技术资料，设计电路图，行业资讯，百万工程师交流平台，上百万份资料下载基地

电子发烧友版权所有，转载请注明出处！



图 1 FPGA SPARK1.1 外观图

二.实现功能

在如上系统中右边有一个 128×64 带背光的点阵型液晶。我们的实验就是用 Verilog HDL 编写一段代码驱动液晶显示一个流氓兔。其效果如图 2 所示：

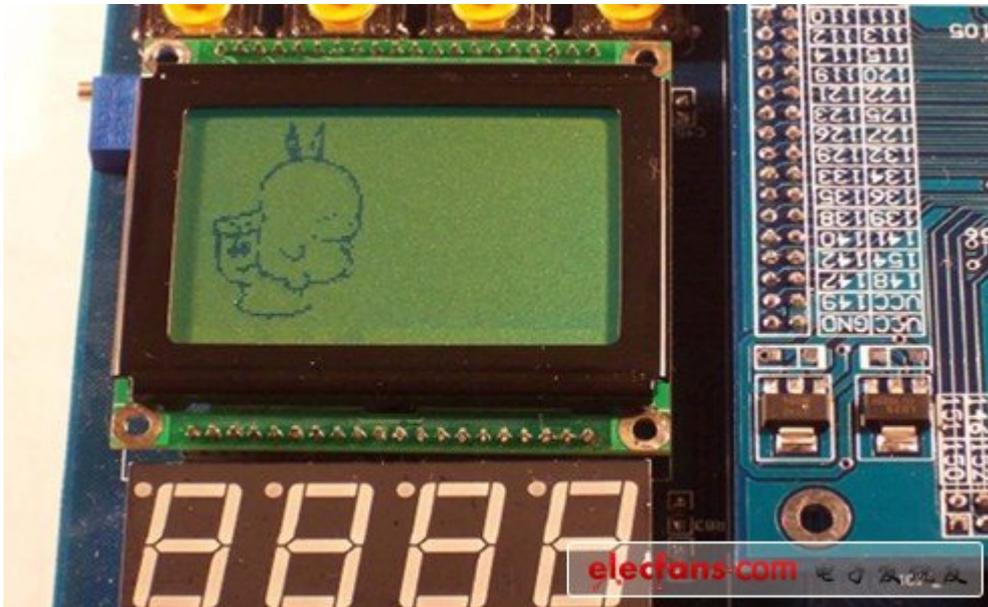


图 2 点阵液晶上显示流氓兔的效果图

三.软件准备

欢迎访问 电子发烧友网<http://www.elecfans.com/>每日最新电子技术资料，设计电路图，行业资讯，百万工程师交流平台，上百万份资料下载基地

电子发烧友版权所有，转载请注明出处！



本文介绍的是 Xilinx 公司的 ISE 开发环境。现在最新的版本是 ISE7.1，其界与 ISE5.x/ISE6.x 一致。为了更好地进行仿真，还需要安装 Modsim。但是 ISE 本身可以进行仿真，也可以不安装 Modsim。

流程介绍：

1.新建项目

在开始—>程序—> Xilinx ISE 中找到 Project Navigator，点击打开。也可以通过双击桌面上 Project Navigator 的快捷方式打开。ISE 开发环境如图 3 所示：

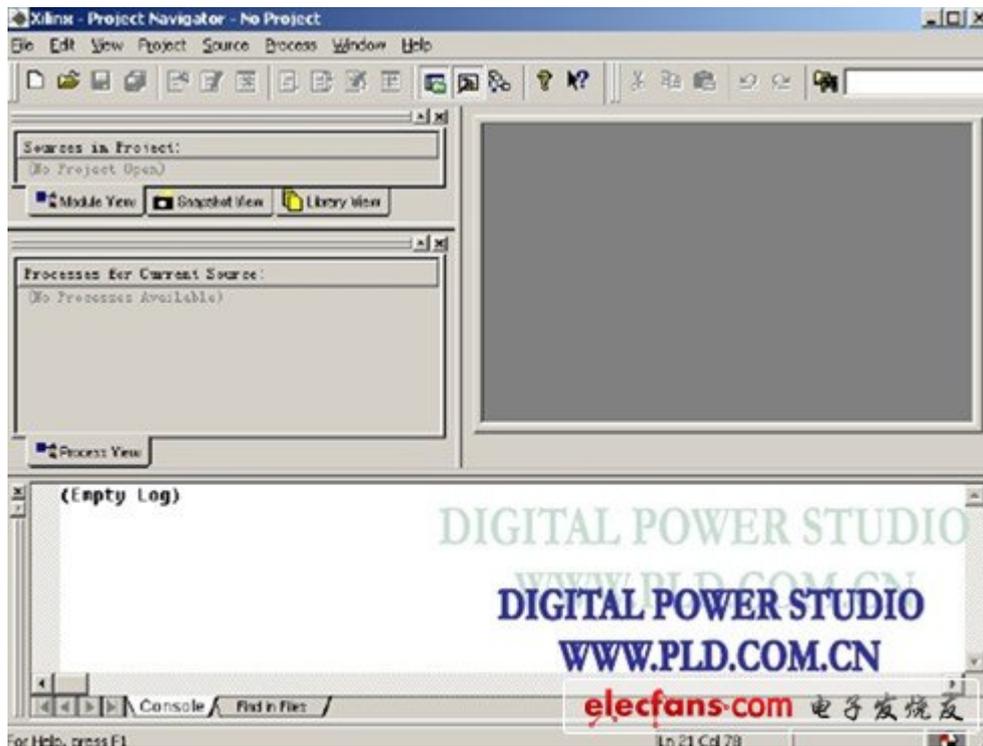


图 3 ISE 开发环境

图 3 中选择 File—> New Project，进入图 4；

欢迎访问 [电子发烧友网http://www.elecfans.com/](http://www.elecfans.com/)每日最新电子技术资料，设计电路图，行业资讯，百万工程师交流平台，上百万份资料下载基地

电子发烧友版权所有，转载请注明出处！

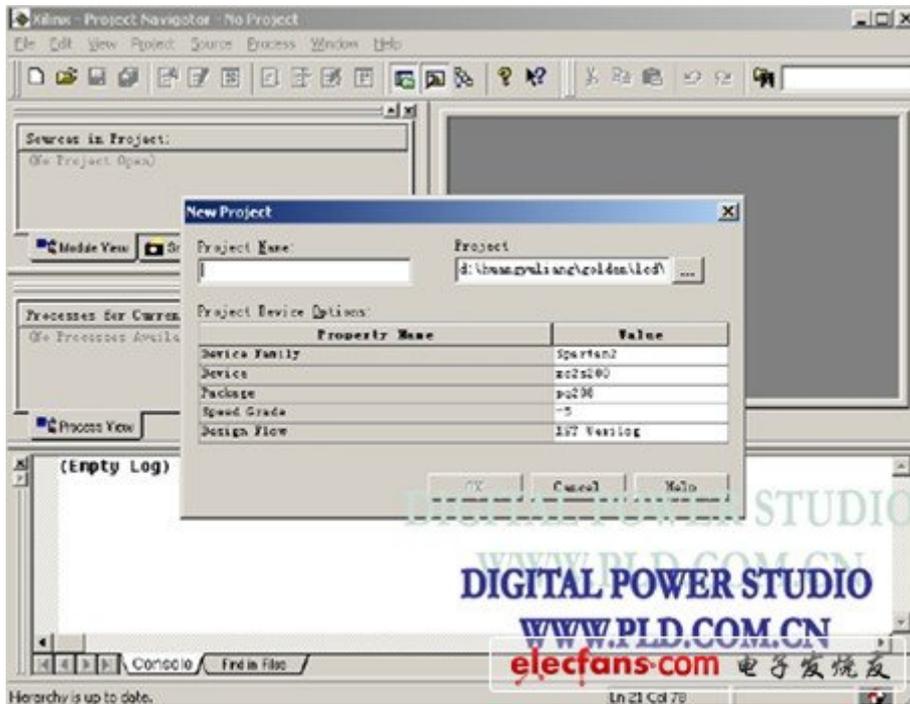


图 4 新建 project 界面

在 Project Name 栏输入项目名称，Project 中填入该项目的目录，Project Device Options 中，Device Family 为所用芯片所在系列，Device 为所用芯片，Package 为所用芯片的封装形式(每个芯片可能有不同封装的几种，如 XC2S200 有 3 种封装的)，Speed Grade 为速度等级，Design Flow 为所选用综合方式(综合工具

和代码语言)。由于采用的是 FPGA SPARK1.1，采用如图 5 的设置。

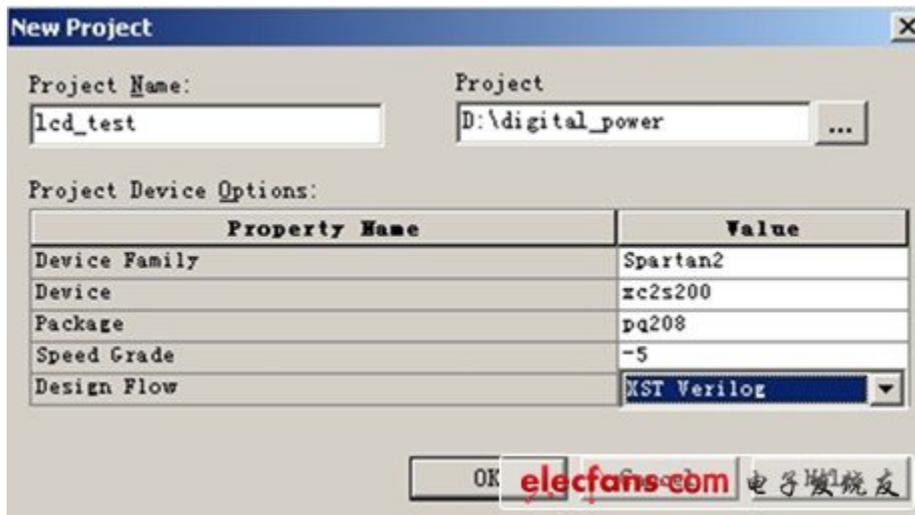


图 5 新建项目的信息输入

欢迎访问 电子发烧友网<http://www.elecfans.com/>每日最新电子技术资料，设计电路图，行业资讯，百万工程师交流平台，上百万份资料下载基地

电子发烧友版权所有，转载请注明出处！

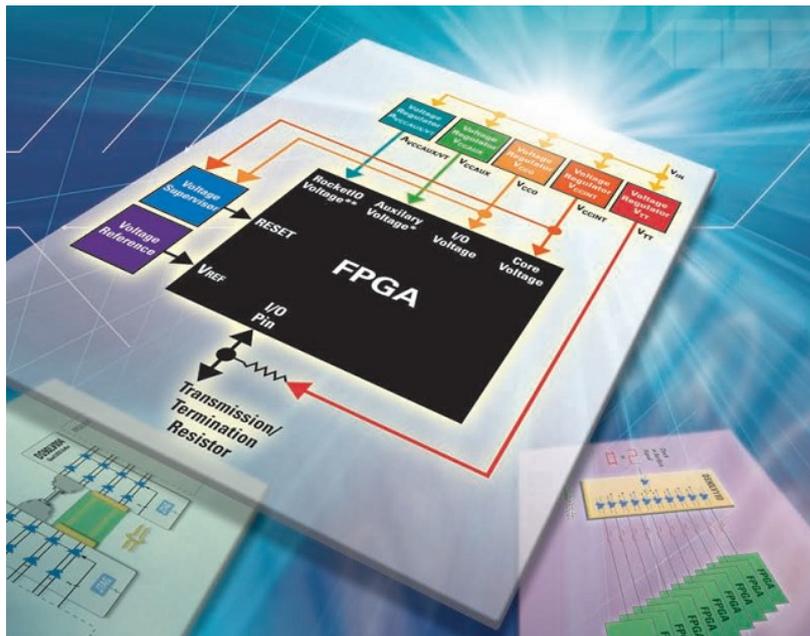


其中 XST Verilog 表示采用 ISE 自带的综合器，代码语言为 Verilog HDL，ISE 支持其他综合工具的调用，也支持标准 edif 文件的输入。XST 是 ISE 自带的综合工具，由于 Xilinx 对自身的硬件了解程度比任何第三方软件开发商都更深，故 XST 的综合性能有自身独特的优点。

点击 ok，新建项目完成。可以在相应目录下看到生成的文件。效果如图 6。如果要更改硬件的设置，可以双击图 6 中模块视图内蓝色选中的所示对应选单，即可进入 project properties [继续阅读文章](#)

Xilinx FPGA 的仿真技术设计指南

Power Expert 是一套可以支持 Xilinx FPGA 设计的最新设计工具，设计数字系统的工程师只要利用这套工具，便可解决仿真电路的设计问题。这个设计工具网页详列 Xilinx 各种不同的 FPGA 产品以供工程师挑选。Xilinx 芯片一经选定之后，工程师可以进一步为系统挑选适用的美国国家半导体电源管理解决方案。这个设计网页设有一条可直接通往美国国家半导体 WEBENCH®设计网页的链路，让工程师可以参考 WEBENCH 的电路设计及仿真测试方法。此外，Power Expert 设计网页也另外设有多个链路，连接其它网页，让工程师可以参考与接口、仿真信号转换及其它仿真系统有关的解决方案，满足他们这方面的设计需要。



Power Expert 的主要特色：

- 自动为工程师寻找可支持 Xilinx FPGA 及 CPLD 的电源管理解决方案。
- Xilinx 最新推出的芯片，包括所有 Spartan-3 和 Virtex-4FPGA 以及 CoolRunner-II CPLD，都各有解决方案为其提供支持。

欢迎访问 [电子发烧友网http://www.elecfans.com/](http://www.elecfans.com/)每日最新电子技术资料，设计电路图，行业资讯，百万工程师交流平台，上百万份资料下载基地

电子发烧友版权所有，转载请注明出处！



- 可为客户度身订造专用的解决方案，以满足个别设计的特殊要求，例如有关 VIN、ICCINT 等的特别规定，甚至可为已决定选用的某一 FPGA 或 CPLD 寻找配套的芯片，例如可在某几个指定条件下操作的电源管理芯片。
- 可为必须装设的每一供电干线如 VCCINT、VCCO 及 VCCAUX 提供度身订造的解决方案，并详列所需物料*、电路简图*及模拟测试方法* (* WEBENCH 网页未必有建议选用芯片的这方面资料)。
- 可让客户根据不同考虑因素的重要性挑选解决方案：例如，效率的重要性是否压倒一切，还是设计越简单越好。
- 可支持 3 个最常用的系统输入电压：3.3V、5V 及 12V。

[继续阅读文章](#) →

其它相关系统设计资料可自行下载：[Xilinx FPGA 系统设计](#)

《成为 Xilinx FPGA 设计专家》（基础篇）电子书将业内一些著名专家撰写的有关 Xilinx FPGA 的相关基础知识集中起来，方便工程师朋友进行下载。

《成为 Xilinx FPGA 设计专家》有关于 Xilinx FPGA 的基础知识介绍，有相关设计实例和参考方案，也有资深工程师的实际设计心得。相信这本电子书对于广大工程师朋友们会有很大的帮助。

这里也欢迎其他相关公司提供更多设计素材以指导我们的 FPGA 爱好者或设计工程师来进行创新！未来，我们还将陆续推出免费的设计电子书，敬请关注！

欢迎大家就此书提出改进建议！

欢迎访问 [电子发烧友网](http://www.elecfans.com/) <http://www.elecfans.com/> 每日最新电子技术资料，设计电路图，行业资讯，百万工程师交流平台，上百万份资料下载基地

电子发烧友版权所有，转载请注明出处！



<http://www.elecfans.com/>



电子发烧友网是中国规模最大的电子行业综合门户网站

<http://www.elecfans.com/>

包括电源、LED、嵌入式、测试测量、通信、EDA/PLD、医疗电子、汽车电子、控制技术、模拟技术领域

欢迎使用电子发烧友网为您提供的贴心服务，现在正为百万注册用户提供优质服务

数十万份技术资料免费下载：

<http://www.elecfans.com/soft/>

最新最全电子设计资料

<http://www.elecfans.com/article/>

海量参考电子设计电路图

<http://www.elecfans.com/article/88/131/>

欢迎访问 电子发烧友网<http://www.elecfans.com/>每日最新电子技术资料，设计电路图，行业资讯，百万工程师交流平台，上百万份资料下载基地

电子发烧友版权所有，转载请注明出处！



<http://www.elecfans.com/>

电子发烧友社区 - 国内规模最大的电子工程师网上交流社区

<http://bbs.elecfans.com/>

电子行业资讯每日更新:

<http://www.elecfans.com/article/90/>

电子百科: 电子工程师每天都需要查阅的百科全书

<http://www.elecfans.com/baike/>

欢迎访问 电子发烧友网<http://www.elecfans.com/>每日最新电子技术资料, 设计电路图, 行业资讯, 百万工程师交流平台, 上百万份资料下载基地

电子发烧友版权所有, 转载请注明出处!