

通用公共无线接口（CPRI）规范 V2.0

（中文）

文档编号 CPRI-003

版本号 1.0

文档名称：通用公共无线接口（CPRI）规范 v2.0

项目名称：通用公共无线接口（CPRI）

项目负责人：

编写 2005 年 2 月 25 日

校对 2005 年 3 月 5 日

审核 年 月 日

批准 年 月 日

开发单位 南京国人通信研发中心

通用公共无线接口（CPRI）规范 v2.0	Version1.0
南京国人通信研发中心	2005.2.25
CPRI-003	第 1 页 共 69 页

目 录

1	概念	5
2	系统描述	6
2.1	定义/术语	6
2.2	系统结构	9
2.3	相关配置	10
2.4	功能描述	12
2.4.1	无线功能	12
2.4.2	CPRI 控制功能.....	13
3	接口指标	14
3.1	支持的无线标准	14
3.2	操作范围	14
3.3	拓扑结构/转换/多路技术	14
3.4	带宽/容量/可测性	15
3.4.1	容量	15
3.4.2	用户平台 IQ 采样宽度.....	15
3.4.3	控制和管理平台 BIT 速率.....	15
3.5	同步/定时	16
3.5.1	频率同步	16
3.5.2	结构定时信息	16
3.5.3	链路定时精确度	17
3.5.4	往返延时精度	17
3.6	延时校准	17
3.6.1	单链路光缆往返延时	17
3.6.2	多跳连接的往返延时	17
3.7	链路维护	18
3.8	QOS	18

通用公共无线接口（CPRI）规范 v2.0	Version1.0
南京国人通信研发中心	2005.2.25
CPRI-003	第 2 页 共 69 页

3.8.1	最大延时	18
3.8.2	用户平台误比特率	18
3.8.3	控制和管理平台误比特率	18
3.9	启动	19
3.9.1	时钟启动时间	19
3.9.2	即插即用	19
4	接口规范	22
4.1	协议总结	22
4.2	物理层（LAYER 1）规范	23
4.2.1	线比特率	23
4.2.2	物理层模式	23
4.2.3	电接口	24
4.2.4	光接口	25
4.2.5	线性编码	25
4.2.6	比特纠错和检测	25
4.2.7	帧结构	25
4.2.8	同步和定时	38
4.2.9	链路延时精度和电缆延时校准.....	38
4.2.10	物理层的链路维护	41
4.3	慢速控制和管理（C&M）信道数据链路层（LAYER 2）规范	44
4.3.1	MAC 帧结构	44
4.3.2	媒体访问控制/数据映射.....	45
4.3.3	流控制功能	45
4.3.4	数据保护/重传机制.....	45
4.4	快速控制和管理（C&M）信道数据链路层（LAYER 2）规范	45
4.4.1	MAC 帧结构	46
4.4.2	媒体访问控制/数据映射.....	46
4.4.3	流控制功能	49
通用公共无线接口（CPRI）规范 v2.0		Version1.0
南京国人通信研发中心		2005.2.25
CPRI-003		第 3 页 共 69 页

4.4.4	数据保护/重传机制.....	49
4.5	启动次序	49
4.5.1	概述	49
4.5.2	物理层启动定时器	50
4.5.3	状态描述	51
4.5.4	转换描述	57
5	互用性	60
5.1	之前及以后版本的兼容性	60
5.1.1	在 CPRI 固着最小控制信息的位置.....	60
5.1.2	CPRI 中的保留带宽.....	60
5.1.3	版本号	61
5.1.4	CPRI 帧结构中的规范版本.....	61
5.2	遵从	61
6	附录.....	62
6.1	延时校准实例（提供信息）	62
6.3	网络（提供信息）	64
6.3.1	概念	64
6.3.2	SAPCM 通过 RE 的接收与传送	64
6.3.3	SAPIQ 通过 RE 的接收与传送	65
6.3.4	SAPS 通过 RE 的接收与分配.....	65
6.3.5	通过 RE 信号化 CPRI 物理层的接收与传送.....	65
6.3.6	BIT 率变换	66
7	缩写表	66
8	参考文献	68
通用公共无线接口（CPRI）规范 v2.0		Version1.0
南京国人通信研发中心		2005.2.25
CPRI-003		第 4 页 共 69 页

1 概念

通用公共无线接口（**CPRI**）联盟是一个工业合作组织，致力于从事无线基站内部无线设备控制中心（简称 **REC**）及无线设备（简称 **RE**）之间主要接口规范的制定工作。发起成立 **CPRI** 组织的公司包括：爱立信、华为、**NEC**、北电网络及西门子公司。

目的：使 **CPRI** 规范灵活有效地对无线基站进行产品划分，独立地发展无线设备控制中心（简称 **REC**）及无线设备（简称 **RE**）技术。

范围：规范中包括传输、连通和控制这些所必需的要素。具体来说，用户平台数据以及控制和管理平台传输机制和同步平台机制。

重点放在硬件依赖层（物理层和数据链路层）。这样能够保证在有限的硬件适应需要下进行独立的技术发展（在接口的两端）。此外，根据功能的产品划分、管理和特性是没有限制的。

随着对物理层（**Layer 1**）和数据链路层（**Layer 2**）清晰的认识，**CPRI** 规范的范围重新被限制在仅仅是基本的点对点的链路接口。这样的链路拥有简单而充分的使用任意给定的 **REC/RE** 拓扑网络所必需的所有特点，包括多无线设备之间的直接互相联络。

CPRI 规范中没有涉及纠错技术，然而，支持纠错尤其是提供纠错物理交互（例如：**rings**）的系统结构所需要的所有特征都有详细说明。

规范体系如下：

1. 位于 **REC** 和 **RE** 之间以及两个 **RE** 之间的数字化连续的内部无线基站接口。
2. 三种不同的信息流（用户平台数据、控制和管理平台数据、同步平台数据）通过接口进行多路传输。
3. 规范包括物理层（**Layer 1**）和数据链路层（**Layer 2**）：
 - 3a. 物理层（**Layer 1**）：支持电接口（传统基站使用）和光接口（基站设备与远程无线设备间使用）。
 - 3b. 数据链路层（**Layer 2**）支持机动性和可量测性。

通用公共无线接口（CPRI）规范 v2.0	Version1.0
南京国人通信研发中心	2005.2.25
CPRI-003	第 5 页 共 69 页

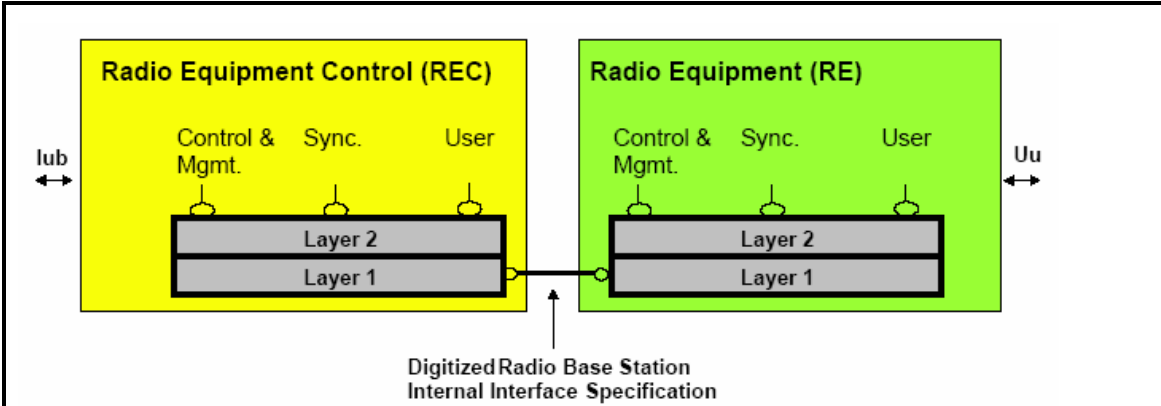


图 1: 系统和接口定义

2 系统描述

这一章描述 **CPRI** 中与基本的无线基站系统结构相关的部分，并且详细说明在不同子系统上的映射功能。此外，还定义在以后章节中涉及到的配置和用到的基本术语。

以下描述根据 **UMTS**（通用移动通信系统）术语，这是 **CPRI** 规范所支持的第一个移动通信标准。当然，该接口也可以应用于其他通信标准。

2.1 定义/术语

这一部分提供后续章节使用到的基本术语。

子系统（subsystems）

无线基站由两个基本的子系统（无线设备控制中心和无线设备）组成。无线设备控制中心和无线设备将在以后的章节介绍。

节点（node）

当提及 **REC** 和 **RE** 任意一方时，**REC** 和 **RE** 子系统也被称为节点。无线基站系统可以包括两个或两个以上的节点（一个 **REC** 和一个或几个 **RE**）。

协议层(Protocol layers)

分物理层（层 1）和数据链路层（层 2）。

物理层（Layer 1）:

- ！ 电接口特性
- ！ 光接口特性
- ！ 不同数据流之间时分复用

通用公共无线接口（CPRI）规范 v2.0	Version1.0
南京国人通信研发中心	2005.2.25
CPRI-003	第 6 页 共 69 页

- I 低级信号

数据链路层（**Layer 2**）:

- I 媒体访问控制
- I 流控制
- I **C&M** 信息流的数据保护

协议数据平台（**Protocol data planes**）

以下数据流可以识别:

控制平台: 用于调用进程的控制数据流。

管理平台: 对 **CPRI** 链路和 **RE** 操作、管理和维护的管理信息。

用户平台: 基站和移动设备之间传输的 **IQ** 数据模式的数据。

同步平台: **REC** 和 **RE** 之间传输的同步和定时信息的数据流。

控制平台和管理平台被映射到下面将介绍的控制和管理平台业务访问点 **SAP_{CM}**。

用户平台数据（**User plane data**）

用户平台数据以 **IQ** 数据模式传输。多个 **IQ** 数据流共用一个 **CPRI** 链路。每个 **IQ** 数据流对应一个天线载波的数据，称为 **AxC**。

天线载波（**Antenna-carrier**）

一个天线载波承载大量的数字基带（**IQ**）用户平台的必要数据，这些数据通过一个在天线的独立分枝上的 **UTRA-FDD** 载波接收或传送。

天线载波容器（**AxC Container**）

包含天线载波对一个 **UMTS** 芯片所持续的时间的 **IQ** 采样。

业务访问点（**Servic Access Points**）

各种协议数据平台的 **2** 层业务访问点主要用于性能评估，分为控制和管理平台业务访问点 **SAP_{CM}**、同步平台业务访问点 **SAP_S**、用户数据业务访问点 **SAP_{IQ}**。每一个链路主要成分定义一个业务访问点。

链路（**link**）

用于表示直接连接节点（**REC** 和 **RE** 之间或两个 **RE** 之间）的两个端口之间的双向接口，在每个方向用独立的传输线。一个工作链路包括主端口、双向电缆、从端口。

该规范定义的工作链路是主/从链路。主/主链路和从/从链路是不允许的（见下面对主/从的定义）。

被动链路（**Passive Link**）

通用公共无线接口（CPRI）规范 v2.0	Version1.0
南京国人通信研发中心	2005.2.25
CPRI-003	第 7 页 共 69 页

一个被动链路不支持任何控制管理信道，也就是说，它只承载 **IQ** 数据和同步信息。它可以用于容量扩展或纠错目的。

跳 (hop)

直接连接节点间的所有链路称为跳。一跳可以在 **REC** 和 **RE** 之间也可以在两个 **RE** 之间。

多跳连接 (Multi-hop connection)

由一组从 **REC** 到 **RE** 或 **RE** 之间的持续的跳组成。

逻辑连接 (Logical connection)

逻辑连接定义了属于某个 **REC** 端口的 **SAP**（例如 **SAP_{CM}**）和属于某个 **RE** 端口的 **SAP**（例如 **SAP_{CM}**）之间的连接，并建立了 **REC** 及其某个 **RE** 之间的一跳或多跳的连接。按 **C&M** 数据、用户数据、同步数据分类。

主端口 (Master port) 和从端口 (Slave Port)

链路连接的两个不同功能和角色的端口，分别为主端口和从端口。延续 **CPRI v1** 里固有的定义，主端口在 **REC** 中，从端口在 **RE** 中。主/从角色的划分是准确地根据下面一套接口流：

- l 同步功能
- l **C&M** 信道协商
- l 重启指示
- l 启动次序

这样的定义允许对 **CPRI v1** 规范的主要特点在 **CPRI v2** 范围内的重新使用，比如：每一个链路必须有一个终端作为主端口、一个终端作为从端口。

REC 的端口总是主端口，**RE** 至少有一个从端口并且可以任意指定其他端口为主端口或从端口。

在正常条件下，一个链路总是有一个主端口和一个从端口。两个主端口或两个从端口连接到一起是不正常的情况，因此，不在本规范介绍范围内。

下行 (downlink)

从 **REC** 到 **RE** 的逻辑连接和从主端口到从端口的链路方向称为下行。

上行 (uplink)

从 **RE** 到 **REC** 的逻辑连接和从从端口到主端口的链路方向称为上行。

图 **1A** 是各基本定义的示意图。

2.2 系统结构

未来无线基站应该为移动网络操作者提供灵活的配置，也就是说，除集中的无线基站外，包括远程无线设备在内的更多的基站系统结构将被支持。这些可以通过将基站分解成所谓的无线设备控制中心（**REC**）和无线设备（**RE**）本身来实现。两个部分可以本质分离（也就是说，**RE** 与天线紧密相连，而 **REC** 被固定在便于访问的地点）或共处在一传统的基站中。

无线设备控制中心经由 **Iub** 接口（用于 **UMTS** 无线访问网络）提供对无线网络管理员的访问，而无线设备作为空中接口为用户设备服务（在 **UMTS** 网络中，这就是 **Uu** 接口）。**REC** 包含数字基带处理功能，而 **RE** 有模拟无线频率功能。这两者之间的功能区别基于 **IQ** 数据接口。关于 **UMTS** 系统两个部分的功能区别将在 2.4 中有更多详细地描述。

除用户平台数据（**IQ** 数据）之外，控制和管理以及同步信息必须在 **REC** 和 **RE** 之间交换。所有信息流使用恰当的物理层（**Layer 1**）和数据链路层（**Layer 2**）协议在数字连续交流线上进行多路传输。不同的信息流经由适当的业务访问节点存取于数据链路层（**Layer 2**）。这就定义了图 2 所示的通用公共无线接口（**CPRI**）。在支持 **RE** 联网的系统结构中 **CPRI** 也可以作为两个 **RE** 之间的链路使用（图 2A）。

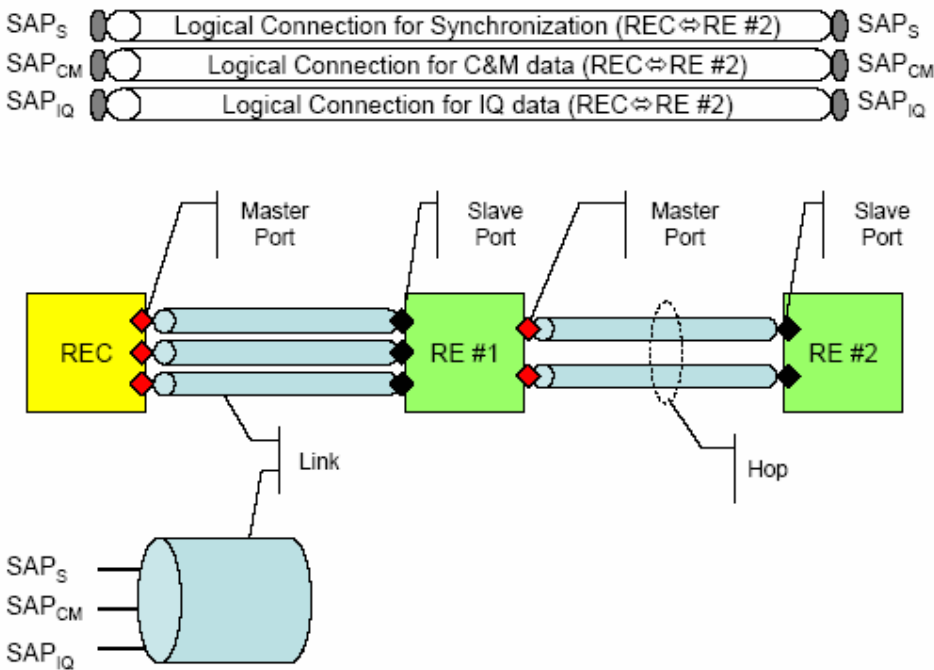


Figure 1A: Illustration of basic definitions

通用公共无线接口（CPRI）规范 v2.0	Version1.0
南京国人通信研发中心	2005.2.25
CPRI-003	第 9 页 共 69 页

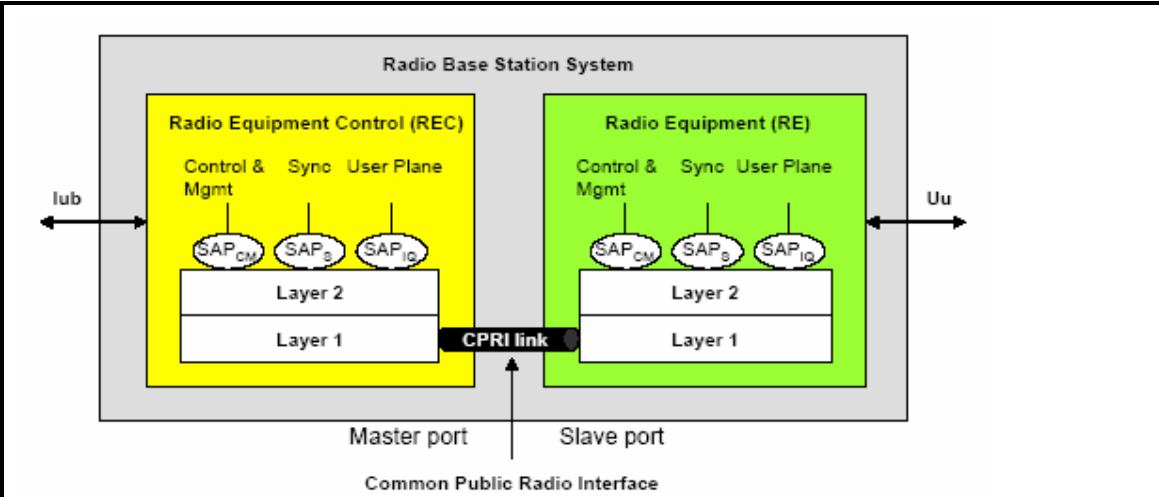


图 2: 基本系统结构和通用公共无线接口定义

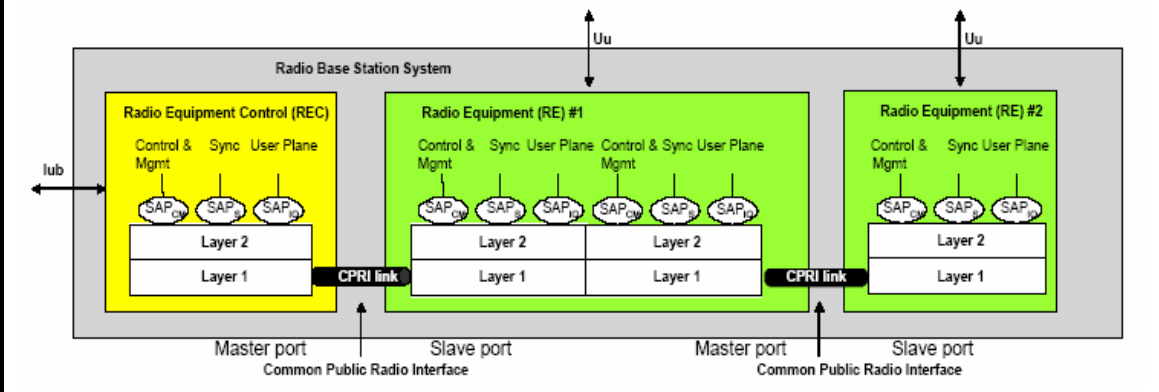


图 2A: RE 之间存在一个链路的系统结构

2.3 相关配置

这部分提供 CPRI 规范支持的相关配置。图 3 所示为一基本配置，由一个通过一条 CPRI 链路相连的 REC 和 RE 组成。基本配置可以通过几种方法扩展：

- I 首先，几条 CPRI 链路可以用来增加系统容量来满足有很多天线和载波的大系统配置要求（图 4）。这就要求一条 CPRI 链路能够完整携带某个天线和某个天线载波（参见章节 2.1）的一个 IQ 数据流（尽管允许同一个天线载波可以同时几个链路上传输）。因此，该规范不限制物理链路的数目。
- I 第二，一个 REC 可以为几个 RE 提供服务，这就是所谓的星型结构（图 5）。
- I 此外，三种基本联网的结构可以运用到 RE 的交互上：
 - i 链型结构，例子见图 5A
 - i 树型结构，例子见图 5B

i 环型结构，例子见图 5C

l 不排除任何其他结构（例如：链型结构和树型结构的结合）



Figure 3: Single point-to-point link between one REC and one RE

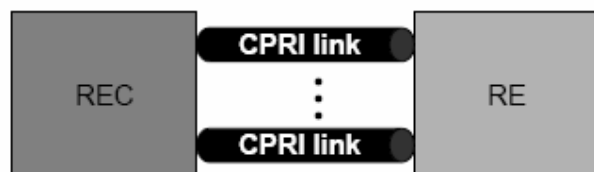


Figure 4: Multiple point-to-point links between one REC and one RE

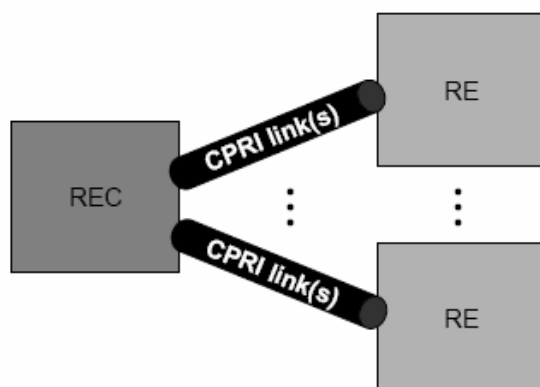


Figure 5: Multiple point-to-point links between one REC and several REs (star topology)

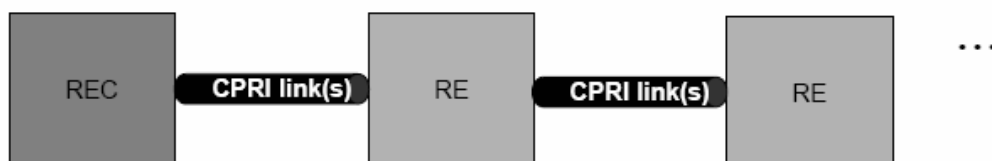


Figure 5A: Chain topology

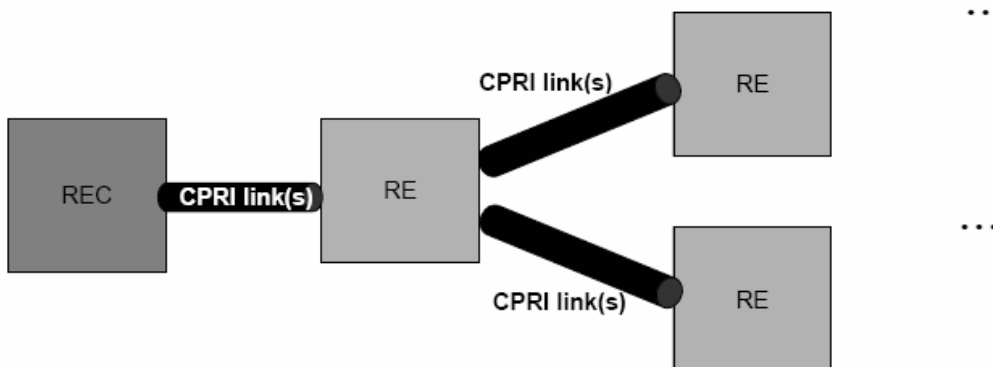


Figure 5B: Tree topology

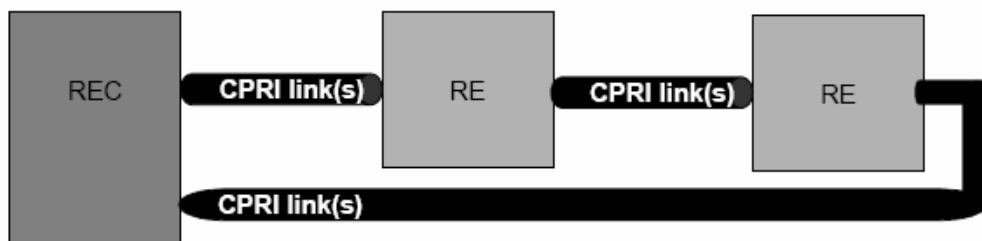


Figure 5C: Ring topology

2.4 功能描述

2.4.1 无线功能

这一部分更详细地阐述了 **UMTE** 标准下 **REC** 和 **RE** 的功能区别，这也为下一章所需要的解说打下了基础。

基本上，**REC** 与 **Iub** 传输、无线基站控制和管理和数字基带处理有关。而 **RE** 模拟无线频率功能，如滤波、调制、频率转换和功率放大。关于它们的功能区别的总结如表 1。

通用公共无线接口（CPRI）规范 v2.0	Version1.0
南京国人通信研发中心	2005.2.25
CPRI-003	第 12 页 共 69 页

Table 1: Functional decomposition between REC and RE (valid for the UMTS FDD standard)

Functions of REC		Functions of RE	
Downlink	Uplink	Downlink	Uplink
Radio base station control & management			
Iub transport		RRC Channel Filtering	
Iub Frame protocols		D/A conversion	A/D conversion
Channel Coding	Channel De-coding	Up Conversion	Down Conversion
Interleaving	De-Interleaving	ON/OFF control of each carrier	Automatic Gain Control
Spreading	De-spreading	Carrier Multiplexing	Carrier De-multiplexing
Scrambling	De-scrambling	Power amplification and limiting	Low Noise Amplification
Adding of physical channels	Signal distribution to signal processing units	Antenna supervision	
Transmit Power Control of each physical channel	Transmit Power Control & Feedback Information detection	RF filtering	RF filtering
Frame and slot signal generation (including clock stabilization)			
Measurements		Measurements	

2.4.2 CPRI 控制功能

这一部分详细阐述了 REC 和 RE 之间在 CPRI 功能上而不是 CPRI 规范本身上的功能区别。

基本上，REC 与 CPRI 管理和 CPRI 拓扑结构有关。而 RE 可以随意地提供 RE 之间的功能性交互。关于它们的功能区别的总结如表 1A

Table 1A: Functional decomposition between REC and RE (valid for CPRI control functionality)

Functions of REC		Functions of RE	
Downlink	Uplink	Downlink	Uplink
CPRI control management			
CPRI topology management		CPRI interconnection between REs (forwarding/ switching/cross-connecting of CPRI SAP data between REs)	

3 接口指标

本章介绍 CPRI 规范的一些基本输入要求的概况。这些要求必须在 CPRI 规范中达到，而且将被作为将来增进 CPRI 规范的指标。注意这一章并没有详细说明 CPRI 从设备的的要求，但是介绍了在所有应用 CPRI 情况下接口的扩展集要求。

3.1 支持的无线标准

在无线基站包含一个 REC 及一个或多个 RE 的情况下，接口应当支持所有必需的数据在 REC 与 RE 之间双向传送。以下是要求的无线标准。

需求 1: 3GPP UTAR FDD, Release 5, June 2004

对于其他标准的支持，在这一版本的 CPRI 中不做要求，但是并不能排除未来对接口的是使用需要支持其他标准的可能。

3.2 操作范围

接口需在主从设备之间支持一段连续的长度范围（如：光缆长度）。光缆长度范围的最小要求如下。

需求 2: REC 和 RE 光缆长度下限 0m

需求 3: REC 和 RE 光缆长度上限 >10km

上下行数据分不同光缆传输。

3.3 拓扑结构/转换/多路技术

接口支持以下网络拓扑结构

需求 4: 星形拓扑结构，链形拓扑结构，树形拓扑结构，环形拓扑结构

（不考虑一个 RE 与多个 REC 连接的情况）

在使用网络时接口应支持多个跳

需求 4A: 最少支持 5 个跳

需求 4B: 一个 RE 必须支持多个端口以适用于不同的拓扑结构

需求 4C: 至少有一个从端口

一个逻辑连接可能包含有不同线 Bit 速率的跳

需求 4D: 支持

通用公共无线接口（CPRI）规范 v2.0	Version1.0
南京国人通信研发中心	2005.2.25
CPRI-003	第 14 页 共 69 页

在任何网络拓扑结构中允许一个链路作为冗余链路

需求 4E：支持

3.4 带宽/容量/可测性

3.4.1 容量

接口连接的容量用天线载波表示，即 **AxC**。在一个独立天线单元上的一个 **UTRA-FDD** 载波的用户平台数字基带（**IQ**）数据就是一个 **UTRA-FDD AxC**。一个天线单元通常表示 **RE** 的一个天线连接器。

典型配置

Ⅰ 1 个 **RE** 支持 1 个 **sector**: 每个 **RE** 最多 **4 carriers × 1 antenna**（如 6 个 **RE** 支持 3 个 **sector**）或每个 **RE** 最多 **4 carriers × 2 antenna**（如 3 个 **RE** 支持 3 个 **sector**）

Ⅰ 1 个 **RE** 支持 3 个 **sector**: 每个 **RE** 从 1 到 4 个 **carriers × 2 antennas × 3sector** 支持的每个物理连线上 **AxC** 数有：

需求 5： 4

需求 6： 6

需求 7： 8

需求 8： 12

需求 9： 18

需求 10： 24

3.4.2 用户平台 IQ 采样宽度

上行 **IQ** 采样宽度为 4~10bits，下行 **IQ** 采样宽度为 8~20bits。

需求 11：最小上行 **IQ** 采样宽度为 4

需求 12：最大上行 **IQ** 采样宽度为 10

需求 13：最小上行 **IQ** 采样宽度为 8

需求 14：最小上行 **IQ** 采样宽度为 20

3.4.3 控制和管理平台 bit 速率

需求 15：管理平台最小数据速率（**Layer 1**）为 200kbit/s

需求 16：控制平台对于每个 **AxC** 最小数据速率（**Layer 1**）为 25kbit/s

SAP_{CM} 最小网络 **bit** 速率每个 **AxC** 为 20kbit/s

通用公共无线接口（CPRI）规范 v2.0	Version1.0
南京国人通信研发中心	2005.2.25
CPRI-003	第 15 页 共 69 页

3.5 同步/定时

3.5.1 频率同步

接口应能使 **RE** 满足±**0.05ppm** 的频率精度要求。负责产生频率的中心时钟必须与一个从端口的位时钟同步。在 **8/10** 位译码的情况下，接口的位时钟速率必须是 **38.4MHz** 的倍数，以使 **RE** 有简单的同步机构和产生频率。

接口的频率精确性预算对无线基站的抖动影响取决于 **RE** 同步截止频率。接口应当有足够大的同步截止频率，以使标准晶体振荡器可以作为主时钟使用。抖动 τ 的 $\Delta f/f_0$ 对频率精度的影响可以用截止频率 f_c 计算：

$$\frac{\Delta f}{f_0} = \frac{1}{f_0} \cdot \sqrt{\int_0^{f_c} f^2 \cdot 2 \cdot 10^{\frac{L(f)}{10dB}} \cdot df}, \quad (1)$$

其中 $L(f)$ 是以 dBc/Hz 为单位的单边的相位噪声，由接口获得。公式如下：

$$\tau = \frac{1}{2 \cdot \pi \cdot f_0} \cdot \sqrt{\int_0^{f_0/2} 2 \cdot 10^{\frac{L(f)}{10dB}} \cdot df} \quad (2)$$

抖动和相位噪声规范的参考点是在 SAPs 的一个稳定时钟（如图 2 所示），这个时钟信号的频率用 f_0 表示。

需求 **17**: **RE** 同步允许的最大截止频率 f_c 为 **300Hz**

需求 **18**: 主端口 **SAP_s** 和从端口 **SAP_s** 间 $\Delta f / f_0$ 最大频率抖动±**0.002ppm**

任何 **RE** 会在从接口接到一个对于主 **REC** 可追踪的的时钟。这要求任何 **RE** 在主端口重新使用一个传送时钟时，对于 **REC** 可追踪。（例如一个从它的从端口取回的时钟）

需求 **18A**: 时钟对于 **REC** 时钟可以追踪

可追踪的时钟即时钟由“**PLL**”链系统产生与 **REC** 时钟一起作为输入，“**PLL**”链的性能已超出 **CPRI** 的范围。

3.5.2 帧定时信息

接口的同步部分应当包括提供从 **REC** 到 **RE** 的精确的帧定时信息的机构。帧定时信息应当可以从 **REC** 中恢复，以达到如下要求的定时精确度。

当 **RE** 要明晰的将帧定时信息从从端口运送到所有主端口。结构定时信息将分配给 **SAPs**（如

图 2)。定时和延时的精确度取决于 **SAPs** 处的时钟信号。

3.5.3 链路定时精确度

Tx 变化要求

接口应使无线基站满足在时间调正 **Tx** 的变化不超过 $1/4T_c$ 的要求，即使是两个 **Tx** 通过不同的 **RE** 传送。为了在任何拓扑结构中达到 **RE** 之间相对延时精确度的要求，主端口 (**RE/REC**) 与从端口 (**RE**) 之间的链路延时必须规范。

GPS 定时校准的 UE 配置

接口应当支持 “**UTRAN GPS Timing of Cell Frames for UE positioning**”，要满足绝对延时精度。

在链路精度中，二者都达到要求。

对于前者，使建成满足两个不同的 **RE** 能达到 **3GPP** 的时间调正要求的拓扑结构成为可能。对于后者，它给使用具有多跳的拓扑结构一些空间，这将导致绝对延时精度问题，其精度必须满足多跳连接的 **3GPP** 要求。

需求 19: **SAP_s** 主从端口之间不考虑光缆长度情况下下行链路延时精度 $\pm T_c/32$

3.5.4 往返延时精度

UE 配置

接口应当使无线基站满足 “往返延时绝对精度 $\pm 0.5T_c$ 的要求”。

需求 20: 不考虑光缆长度情况下往返延时的绝对精度 $\pm T_c/16$

3.6 延时校准

3.6.1 单链路光缆往返延时

接口应能定期的测量每个链路的光缆长度，（如：测量每个链路传播媒介的往返延时）。要求测量结果可以从 **REC** 获得并且满足以下条件，不需要用其他方法向 **REC** 输入链路的光缆长度。

“时间调正错误 **Tx** 的变化不超过 $1/4T_c$ ，往返延时绝对精度 $\pm 0.5T_c$ ，**UTRAN GPS Timing of Cell Frames for UE positioning**”。

需求 21: 一条链路上光缆延时的往返延时测量精度 $\pm T_c/16$

3.6.2 多跳连接的往返延时

接口应能定期的测量每个多跳连接的往返组延时。要求测量结果可以从 **REC** 获得并且满足

通用公共无线接口（CPRI）规范 v2.0	Version1.0
南京国人通信研发中心	2005.2.25
CPRI-003	第 17 页 共 69 页

以下条件，不需要用其他方法向 **REC** 输入链路的光缆长度。

“往返延时绝对精度 $\pm 0.5T_c$ ”。

由于能直接测量多跳连接的往返延时，因此基于往返延时计算的 **REC** 在任何拓扑结构和有分枝的 **RE** 区域都是可能的，而不需要加上所有链路及多跳连接中使用的网络 **RE** 的延时的允许偏差

需求 **21A**: 多跳连接的往返延时测量精度 $\pm T_c/16$

3.7 链路维护

信号 **LOS LOF SDI RAI** 可以由物理层操作同样可以由接口更高级别的层操作。

需求 **22**: 信号损失 (**LOS**) 检测和提示 支持

需求 **23**: 帧损失 (**LOF**) 检测和提示支持

需求 **24**: **SAP** 错误提示 支持

需求 **25**: 远程告警提示 (**RAI**) 支持

3.8 Qos

3.8.1 最大延时

为了支持内部循环的有效执行，要控制接口中用户数据的绝对往返时间，其中不包括在传送媒介中的往返组延时（如：光缆）

需求 **26**: 最大往返绝对延时为 **5us**

往返时间包括下行延时及上行延时。更确切的说，它是通过接口传送完整的用户数据的时间。用户数据的可用性和有效性在 **SAPiq** 图 2 中已经定义。可用性及有效行的精确时间点为在 **SAPiq** 相关联的时钟信号的边缘。延时（如：下行）定义为 **SAPiq** 输入边缘（在 **REC/RE**）与其输出边缘（在 **RE**）的距离。

3.8.2 用户平台误比特率

需求 **27**: 最大用户平台误比特率为 10^{-12}

避免先前的在物理层错误连接有效的解决办法。在数据链路层中没有保护措施。

3.8.3 控制和管理平台误比特率

需求 **28**: 最大控制和管理平台误比特率为 10^{-12}

帧检测序列负责检测数据链路层中控制与管理层数据的错误

需求 29: 帧检测序列（FCS）最小长度为 16bit

3.9 启动

3.9.1 时钟启动时间

需求 30: 最大时钟同步时间为 10 s

3.9.2 即插即用

需求 31: 自动协商线上 bit 速率

需求 32: 自动协商控制和管理平台类型和 bit 速率（Layer 1）

需求 33: 在从端口上自动检测 REC 数据流

序号	定义	值	对象
R-1	标准和版本	3GPP UTRA FDD , Release 5, June 2004	逻辑连接
R-2	光缆长度（下限）	0 m	链路
R-3	光缆长度（上限）	> 10 km	链路
R-4	拓扑结构	星型、链型、树型、环型	无线基站系统
R-4A	逻辑连接最大跳数	至少 5 跳	逻辑连接
R-4B	RE 端口数	>1 CPRI 端口	节点
R-4C	RE 从端口数	至少 1 个 CPRI 从端口	节点
R-4D	逻辑连接可以由不同链路数和线比特率的连续的多跳组成	支持	逻辑连接

R-4E	在任何网络拓扑中可以有一条链路作为冗余链路	支持	链路
R-5	逻辑连接天线载波数	4	逻辑连接
R-6	逻辑连接天线载波数	6	逻辑连接
R-7	逻辑连接天线载波数	8	逻辑连接
R-8	逻辑连接天线载波数	12	逻辑连接
R-9	逻辑连接天线载波数	18	逻辑连接
R-10	逻辑连接天线载波数	24	逻辑连接
R-11	最小上行 IQ 采样宽度	4	逻辑连接
R-12	最大上行 IQ 采样宽度	10	逻辑连接
R-13	最小下行 IQ 采样宽度	8	逻辑连接
R-14	最大下行 IQ 采样宽度	20	逻辑连接
R-15	管理平台数据最小传输速率 (Layer 1)	200 kbit/s	链路
R-16	控制平台数据最小传输速率 (Layer 1)	25 kbit/s	逻辑连接
R-17	RE 同步允许的最大截止频率 f_c	300 Hz	链路
R-18	主端口 SAP_S 和从端口 SAP_S 间 $\Delta f / f_0$ 最大频率抖动	$\pm 0.002 \text{ ppm}$	链路
R-18A	RE 从端口接收时钟	RE 时钟应追踪 REC 时钟	链路
R-19	SAP_S 主从端口之间不考虑光缆长度情况下下行链路延时精度	$\pm T_c/32$	链路
通用公共无线接口 (CPRI) 规范 v2.0		Version1.0	
南京国人通信研发中心		2005.2.25	
CPRI-003		第 20 页 共 69 页	

R-20	不考虑光缆长度情况下往返延时的绝对精度	$\pm T_c/16$	逻辑连接
R-21	一条链路上光缆延时的往返延时测量精度	$\pm T_c/16$	链路
R-21A	多跳连接的往返延时测量精度	$\pm T_c/16$	多跳连接
R-22	信号损失（ LOS ）检测和提示	支持	链路
R-23	帧损失（ LOF ）检测和提示	支持	链路
R-24	SAP 错误提示	支持	链路
R-25	远程告警提示（ RAI ）	支持	链路
R-26	不考虑光缆长度情况下每条链路的最大绝对往返延时	5us	链路
R-27	用户平台最大比特差错率	10^{-12}	链路
R-28	控制和管理平台的最大比特差错率	10^{-12}	链路
R-29	帧检测序列（ FCS ）最小长度	16 bit	链路
R-30	最大时钟同步时间	10 s	链路
R-31	自动协商线比特率	支持	链路
R-32	自动协商控制和管理平台类型和比特率（ Layer 1 ）	支持	链路
R-33	在从端口上自动检测 REC 数据流	支持	链路

通用公共无线接口（CPRI）规范 v2.0		Version1.0
南京国人通信研发中心		2005.2.25
CPRI-003		第 21 页 共 69 页

4 接口规范

4.1 协议总结

CPRI 定义物理层（**Layer 1**）和数据链路层（**Layer 2**）协议，服务于用户、控制和管理以及同步平台信息在 **REC** 和 **RE** 之间或两个 **RE** 之间的传输。接口支持以下类型的信息流：

- l **IQ 数据**：用户平台信息所用的同相和正交调制下的数据（数字基带信号）格式。
- l **同步**：用于帧和时间调整的同步数据。
- l **层 1 带内协议**：与链路有关且直接被物理层传送的信号传输信息。用于系统启动、物理层链路维护与与物理层用户数据密切联系的时间关键信息的传输。
- l **厂商特定信息**：这种信息流是为厂商特定信息保留的。

用户平台信息以 **IQ** 数据模式传送。不同的天线载波的 **IQ** 数据在电或光传输线上被时分复用方案传输。**C&M** 数据被作为频带协议（时间关键信息化数据）或层 **3** 协议（非 **CPRI** 规范所定义，位于适当的数据链路层顶部）传送。**CPRI** 支持两种不同的用于 **C&M** 数据传送的数据链路层协议——**HDLC** 的子集和以太网。一些附加的 **C&M** 数据与 **IQ** 数据一起定时多路传输。最后，另外的时段可以用于传送任何类型的厂商特定信息。图 6 总结了基本协议的层次。

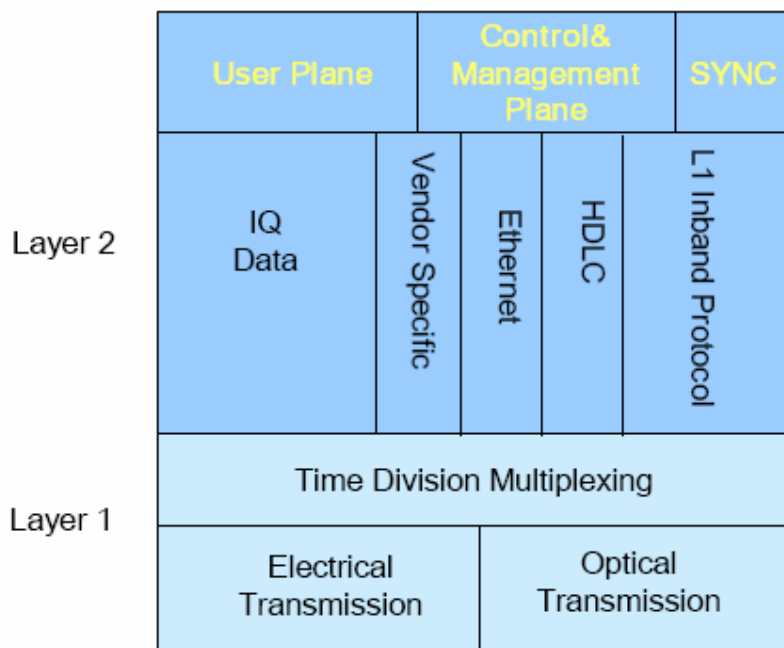


Figure 6: CPRI protocol overview

4.2 物理层（Layer 1）规范

4.2.1 线比特率

为了获得所要求的用效率换来的机动性，定义三种不同的线比特率。因此，CPRI 线比特率可以从以下选项中选取：

option 1: 614.4 Mbit/s

option 2: $2 \times 614.4 = 1228.8$ Mbit/s

option 3: $2 \times 1228.8 = 2457.6$ Mbit/s

每一个 REC 和 RE 必须支持至少一种上面列出的线比特率。

4.2.2 物理层模式

CPRI 指定几种按不同接口比特率和 REC 到 RE 的射程区分的应用。下表详细说明几种 CPRI 物理层模式：

Table 2: CPRI physical layer modes

Line bit rate	Electrical	Optical	
		Short range	Long range
614.4 Mbit/s	E.6	OS.6	OL.6
1228.8 Mbit/s	E.12	OS.12	OL.12
2457.6 Mbit/s	E.24	OS.24	OL.24

层 1 的每种模式应该满足 3.5 节（时间稳定和噪声）、3.8.2 节以及 3.8.3 节（ $BER < 10^{-12}$ ）的规范。

为 CPRI 使用推荐两种电学变量，用 HV 表示高电压，LV 表示低电压（如下图 6A）。详细可参考附录 6.2。

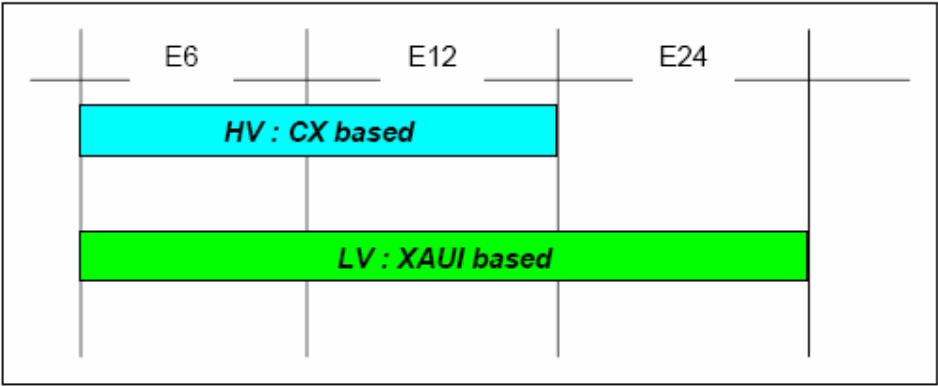


Figure 6A: HV (high voltage) and LV (low voltage) electrical layer 1 usage

HV: IEEE 802.3-2002 39 节（1000BASE-CX）100 ohm 阻抗

LV: IEEE 802.3ae-2002 47 节（XAUI）低 bit 率

推荐的光学高速串行链路标准：

- ！ 千兆以太网：IEEE 802.3-2002 标准 38 节（1000BASE-SX/LX）
- ！ 万兆以太网：IEEE 802.3ae-2002 标准 53 节（10GBASE-LX4）
- ！ Fiber Channel（FC-PI）：INCITS 352 标准
- ！ Infiniband Vilume 2 Rel 1.1（2002.11）

推荐使用光学途径允许重新使用支持 HV/LV 电学变量的 SERDES 组件。

规范不排除使用任何其他能够保证达到同样 BER 性能（ $BER < 10^{-12}$ ）并且确保专用 CPRI 时间稳定性的技术。

CPRI 时间限度由 3GPP（见 3GPP TS 25.104[8]）决定，3GPP 完全能使现存的高速连续链路标准运行使用。

4.2.3 电接口

电缆

不推荐明确的电缆。

电缆性能满足第 3 章发射机和传送机要求的性能即可。同样见附录 6.2 关于电特性的具体说明。

电连接器

CPRI 用电实现可以采用 INCITS 352（Fiber channel FC-PI）或 IEEE Std 802.3-2002 连接器方案。这些方案能完成第 3 章所要求的性能。同样见附录 6.2 关于电特性的具体说明。

通用公共无线接口（CPRI）规范 v2.0	Version1.0
南京国人通信研发中心	2005.2.25
CPRI-003	第 24 页 共 69 页

4.2.4 光接口

光缆

光缆性能满足第 3 章发射机和传送机要求的性能即可。建议的光缆如下：

- I IEC 60793-2:2002 Type A1a (50/125 μm 多模)
- I IEC 60793-2:2002 Type A1b (62.5/125 μm 多模)
- I IEC 60793-2:2002 Type B1 (10/125 μm 单模)

其他特性由 IEEE Std 802.3-2002 表 38-12 和 IEEE Std 802.3ae-2002 表 53-14 规定。

光连接器

采用 INCITS 352 (Fiber channel FC-P1) 或 IEEE Std 802.3-2002 连接器方案。

这些方案能完成第 3 章所要求的性能。灵活选用连接器和收发器可以通过采用 SFP building practice 来实现。

4.2.5 线性编码

根据 IEEE 802.3-2002，串口传输采用 8B/10B 线性编码。

4.2.6 比特纠错和检测

由于符合 R-27 的物理层低比特差错率，不采用一般的比特纠错方案。一些 Layer 1 的控制比特有其自身的保护。RE 和 REC 应该支持 8B/10B 编码差错检测。

4.2.7 帧结构

4.2.7.1.基本帧结构

基本帧长：1 Tc=1/3.84 MHz=260.416667ns

一个基本帧包含 16 个字：W=0...15，字长 T 依赖于线比特率。

W=0 用于控制字；bit: B=0...T-1; byte=8bit, Y=0: B=0...7, Y=1: B=8...15, ……

Table 3: Length of control word

CPRI line bit rate [Mbit/s]	length of word [bit]	control word consisting of BYTES #
614.4	T=8	#Z.X.0
1228.8	T=16	#Z.X.0, #Z.X.1
2457.6	T=32	#Z.X.0, #Z.X.1, #Z.X.2, #Z.X.3

W=1...15 用于用户平台的 IQ 数据传输。

传输次序：

首先传送基本帧的控制 BYTES。基本帧结构因线比特率而异，见图 7-9。

一个 BYTES 中的 bit 分配遵从 IEEE Std 802.3-2002,即 bit 7(MSB)=H 到 bit 0(LSB)=A。密码数据的物理传输序列根据 IEEE Standard 802.3-2002 采用 8B/10B 标准。BYTES 的传输序列由图 7-9 的右边说明（一个点代表一个 BYTE）。8B/10B 编码后的 10bit 密码组（“abcdeifghj”）从“a”开始以串行数据流传送。

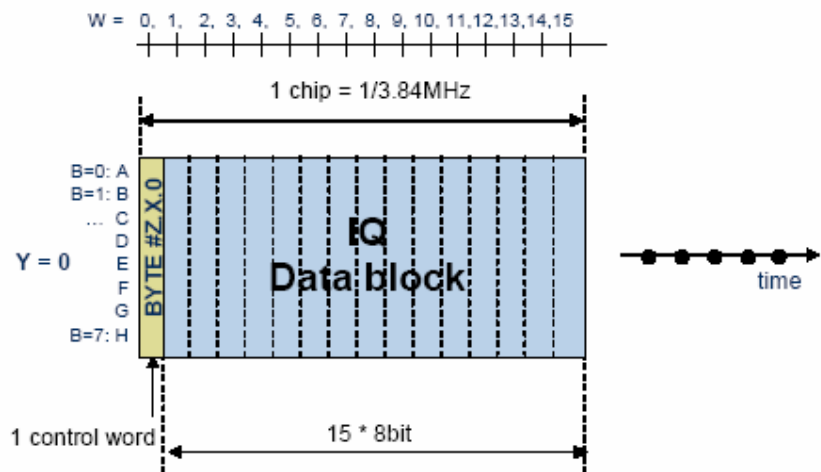


Figure 7: Basic frame structure for 614.4 Mbit/s CPRI line bit rate

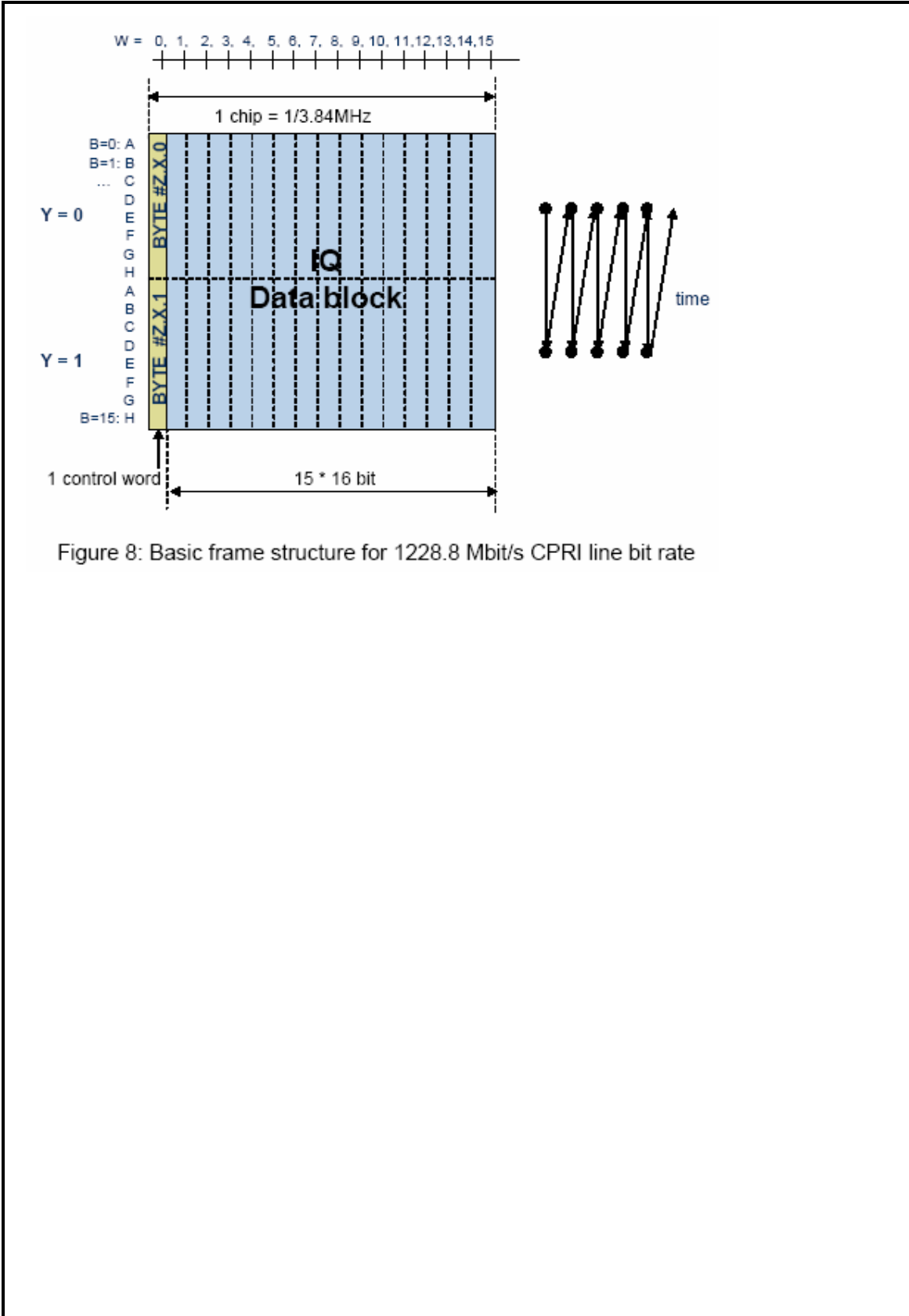


Figure 8: Basic frame structure for 1228.8 Mbit/s CPRI line bit rate

一个 **AxC** 容器（基本帧中 **IQ** 数据块部分）内的 **IQ** 采样映射：

- 从 **LSB** (I_0, Q_0) 到 **MSB** (I_{M-1}, Q_{M-1}) 或 ($I_{M'-1}, Q_{M'-1}$)
- I** 和 **Q** 采样交替发送
- 按时间先后排序
- 连续的，之间无任何保留 **bit**

可选的上行和下行过采样率：

Table 5: Option list for UL and DL oversampling ratios

	Opt. 1	Opt. 2
DL Oversampling Ratio	1	1
DL Symbols for IQ samples	I,Q	I,Q
UL Oversampling Ratio	2	4
UL Symbols for IQ samples	I, Q, I', Q'	I, Q, I', Q', I'', Q'', I''', Q'''

每个 **AxC** 的 **IQ** 采样宽度和上行和下行的过采样率由应用层决定。不同过采样率下 **IQ** 采样安排和传输次序如下：

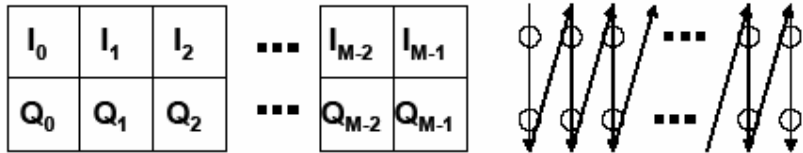


Figure 10: IQ samples within one downlink AxC (oversampling ratio 1)

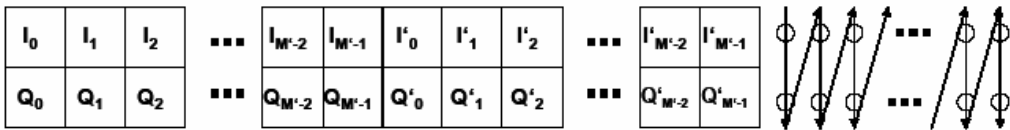


Figure 11: IQ samples within one uplink AxC (oversampling ratio 2)

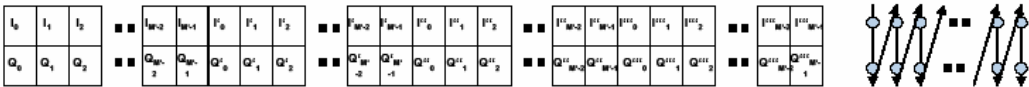


Figure 12: IQ samples within one uplink AxC (oversampling ratio 4)

基本帧中 **AxC** 容器的映射规则（适用于上行和下行）：

- 每个 **AxC** 容器作为一个块发送
- 不允许交迭的 **AxC** 容器
- IQ** 数据块中每个 **AxC** 容器的位置由下述选项之一决定
 - 选项 1（**packed position**）：连续增序排列每个 **AxC** 容器
 - 选项 2（**flexible position**）：**AxC** 容器的第一个 **bit** 被定位在 **IQ** 数据块的一个偶数

序号的 **bit** 上。

I 未被使用的 **bit** 为保留 **bit** (“**r**”)

图 13 阐明每个映射选项的映射规则。

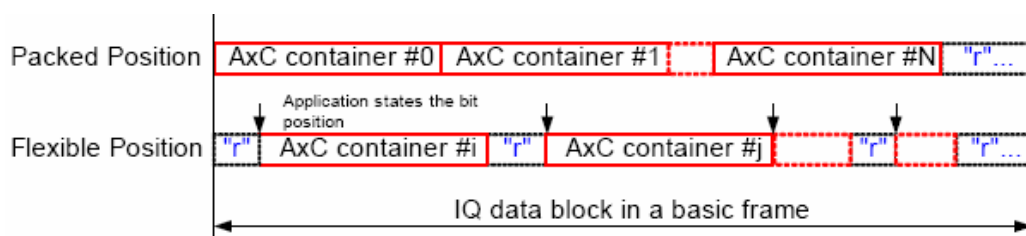


Figure 13: Example of AxC container mapping in the IQ data block

4.2.7.3. 逐级嵌套关系

从基本帧到 **UMTS** 无线帧的逐级嵌套：

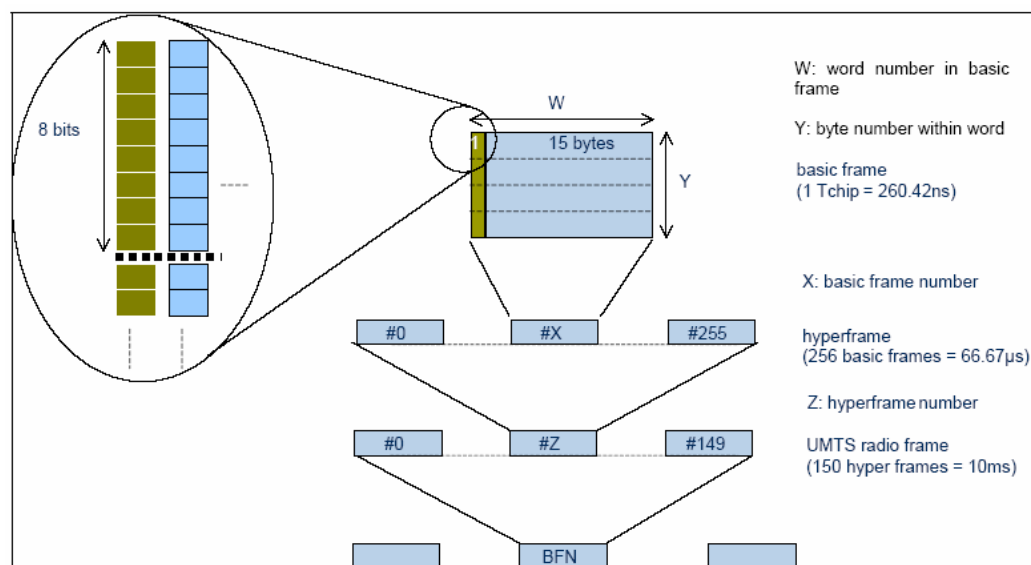


Figure 14: Illustration of the frame hierarchy and notation indices

Z：嵌套数；**X**：嵌套里的基本帧数；**W**：基本帧里的字数；**Y**：每个字里的 **byte** 数

字序列 **W=0** 为控制字。

Z、**X**、**W**、**Y**、**B** 的取值范围：

Table 6: Value ranges of indices

CPRI line bit rate [Mbit/s]	Z	X	W	Y	B
614.4	0, 1, ..., 149	0, 1, ..., 255	0, 1, ..., 15	0	0, 1, ... 7
1228.8				0, 1	0, 1, ... 15
2457.6				0, 1, 2, 3	0, 1, ... 31

4.2.7.4.子信道定义

逐级嵌套的 256 个控制字按每四个字一组编为 64 个子信道。子信道序号 $Ns=0..63$ ，每个子信道里的控制字序号 $Xs=0..3$ ，一个嵌套里的控制字序号 $X=Ns+64*Xs$ 。

图 15 和图 16 阐述了子信道里控制字的组织情况。

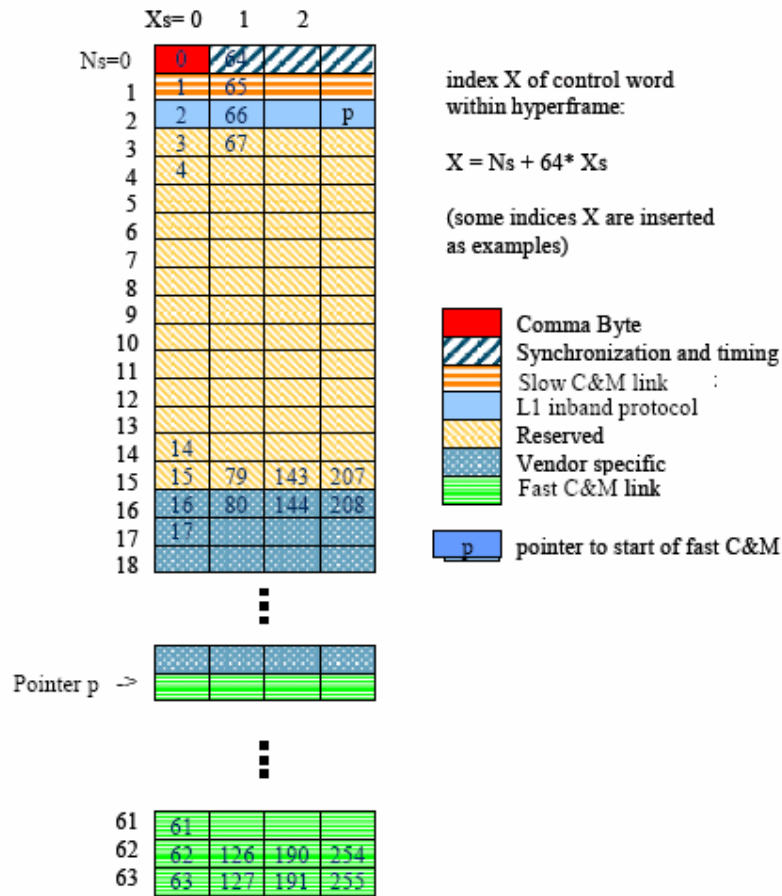


Figure 15: Illustration of subchannels within one hyperframe

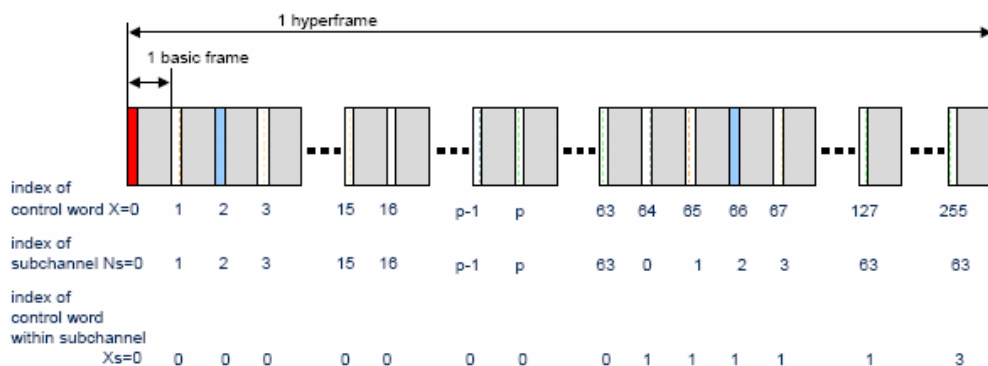


Figure 16: Illustration of control words and subchannels within one hyperframe

Table 7: Implementation of control words within one hyperframe for pointer p > 19

subchannel number Ns	purpose of subchannel	Xs=0	Xs=1	Xs=2	Xs=3
0	sync&timing	sync byte K28.5	HFN	BFN-low	BFN-high
1	slow C&M	slow C&M	slow C&M	slow C&M	slow C&M
2	L1 inband prot.	version	startup	L1-reset-LOS...	pointer p
3	reserved	reserved	reserved	reserved	reserved
...	...	...	...	...	...
15	reserved	reserved	reserved	reserved	reserved
16	vendor specific	vendor specific	vendor specific	vendor specific	vendor specific
...	...	...	...	...	...
p-1	vendor specific	vendor specific	vendor specific	vendor specific	vendor specific
pointer: p	fast C&M	fast C&M	fast C&M	fast C&M	fast C&M
...	...	...	...	...	...
63	fast C&M	fast C&M	fast C&M	fast C&M	fast C&M

对于子信道 0，序号 $Y \geq 1$ 的控制 BYTES #Z.X.Y 的内容是保留的（“r”），但不包括同步控制字（ $Xs=0$ ），表 9 将给予定义。对于子信道 1，表 11 将给予定义。子信道 2 中，序号 $Y \geq 1$ 的控制 BYTES #Z.X.Y 的内容是保留的（“r”）。

4.2.7.5. 同步数据

表 8 列出的控制字仅用于物理层的同步和定时功能。

Table 8: Control words for layer 1 synchronization and timing

BYTE index	Function	content	comment
Z.0.0	Start of hyperframe	Special code K28.5	
Z.64.0	HFN (Hyperframe number)	HFN=0...149, the first hyperframe in an UMTS radio frame has HFN=0. The exact HFN bit mapping is indicated in Figure 17.	UMTS frame synchronisation, HFN and BFN are described in detail in sections 4.2.8 and 4.2.9.
Z.128.0 and Z.192.0	UMTS NodeB frame number BFN	#Z.128.0 (low byte) and b3-b0 of #Z.192.0 are BFN b7-b4 of #Z.192.0 are reserved (all "r"). The exact mapping is described in Figure 18.	

HFN 对应#Z.64.0（如图 17）。

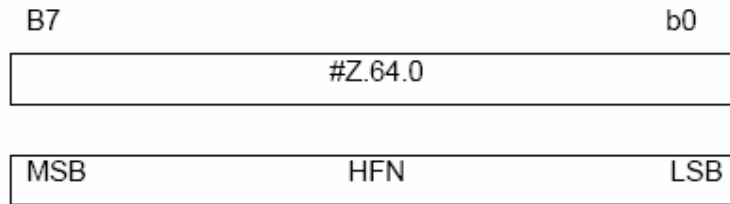


Figure 17: HFN mapping

BFN 对应#Z.128.0 和#Z.192.0(如图 18)。其中，#Z.192.0 b7-b4 是保留字。



Figure 18: BFN mapping

Table 9: Synchronization control word

CPRI line bit rate [Mbit/s]	Sync. Control Word			
	#Z.X.0	#Z.X.1	#Z.X.2	#Z.X.3
	Sync. Byte	Filling Bytes		
614.4	K28.5(BCh)	N/A		
1228.8	K28.5(BCh)	D16.2(50h)	N/A	
		D5.6(C5h)		
2457.6	K28.5(BCh)	D16.2(50h)	D16.2(50h)	D16.2(50h)
		D5.6(C5h)		

注释：

通用公共无线接口（CPRI）规范 v2.0	Version1.0
南京国人通信研发中心	2005.2.25
CPRI-003	第 33 页 共 69 页

序列 **K28.5+D5.6** 和 **K28.5+D16.2** 由 **8B/10B** 标准定义按 **I1** 和 **I2** 顺序集合（反向不一致性的 IDLE1 序列和保留不一致性的 IDLE2 序列），并由通用旧式 SERDES 设备支持。

从表 9 发现，发射机把 D16.2 和 D5.6 均作为 #Z.X.1 byte 发送，则接收器将接收到 D16.2 和 D5.6。

4.2.7.6. 层 1 带内协议

这一部分中的保留字用“r”标记。也就是说，当发射机发送 r=0 时，接收机不对其解码。

表 10 列出层 1 带内协议所需的控制字。

重置：

链路重置由启动状态机规定来管理（见 4.5 节）。RE 重置由重置 bit #Z.130.0 决定。重置通告仅从主端口发送到从端口。重置确认仅从端口发送到主端口。当主设备要重置从设备，它将设置 DL #Z.130.0 b0 至少 10 层嵌套。在接受到一个有效的重置信号后，从设备将通过同一链路设置 UL #Z.130.0 b0 至少 5 层嵌套。

当 RE 接收到任一丛端口的有效重置信号时，它不仅重置自己，而且迅速发出重置信号到其所有主端口，即设置 DL #Z.130.0 b0 至少 10 层嵌套。

当 RE 处于重置状态但该链路仍在传输，则设置 SDI bit。

信号 bits 的保护：

通过多嵌套过滤保护信号 bits。过滤是对来自最近五个嵌套的信号 bit 的 5 种实例进行多数裁决。过滤保证一个信号实例的两个连续错误接收不会导致解码出一个错误。

这种过滤要求适用于以下信号 bits：

#Z.130.0,b0: “R” (Reset) 在 DL 和 UL 中

其他带内协议 bits 的过滤，也就是，#Z.66.0(HDLC 比率),#Z.194.0（以太网信道指示器），#Z.130.0（层 1 链路维护）和#Z.2.0（协议版本）将由应用层完成（见 4.2.10）。

4.2.7.7 控制和管理(C&M) 平台数据信道

CPRI 支持两种不同类型的 C&M 信道，如下：

- I C&M 信道选项 1：慢速 C&M 信道，基于高速数据链路控制（HDLC）。
- I C&M 信道选项 2：快速 C&M 信道，基于以太网（Ethernet）。

1. 慢速控制和管理（C&M）信道

通用公共无线接口（CPRI）规范 v2.0	Version1.0
南京国人通信研发中心	2005.2.25
CPRI-003	第 34 页 共 69 页

选项之一是使用控制和管理（C&M）数据的慢速 HDLC 信道。比特率由初始化信息 **byte**:
#Z.66.0(见表 11)中的低 3 位决定。HDLC 串行数据的控制 **BYTES** 的映射由图 19 到图 22
不同的配置给定。

Table 11: Achievable HDLC bit rates in kbit/s

CPRI line bit rate [Mbit/s]	#Z.66.0=rrrr r000	#Z.66.0=rrrr r001	#Z.66.0=rrrr r010	#Z.66.0=rrrr r011	#Z.66.0=rrrr r100	#Z.66.0= rrrr r101...rrrr r111
614.4	no HDLC	240	480	invalid	invalid	invalid
1228.8	no HDLC	240	480	960	invalid	invalid
2457.6	no HDLC	240	480	960	1920	invalid
used control words for the HDLC channel and their sequential order	no HDLC	#Z.1.0 #Z.129.0	#Z.1.0 #Z.65.0 #Z.129.0 #Z.193.0	#Z.1.0 #Z.1.1 #Z.65.0 #Z.65.1 #Z.129.0 #Z.129.1 #Z.193.0 #Z.193.1	#Z.1.0 #Z.1.1 #Z.1.2 #Z.1.3 #Z.65.0 #Z.65.1 #Z.65.2 #Z.65.3 #Z.129.0 #Z.129.1 #Z.129.2 #Z.129.3 #Z.193.0 #Z.193.1 #Z.193.2 #Z.193.3	invalid

Remark: In case of an invalid configuration no HDLC shall be used.

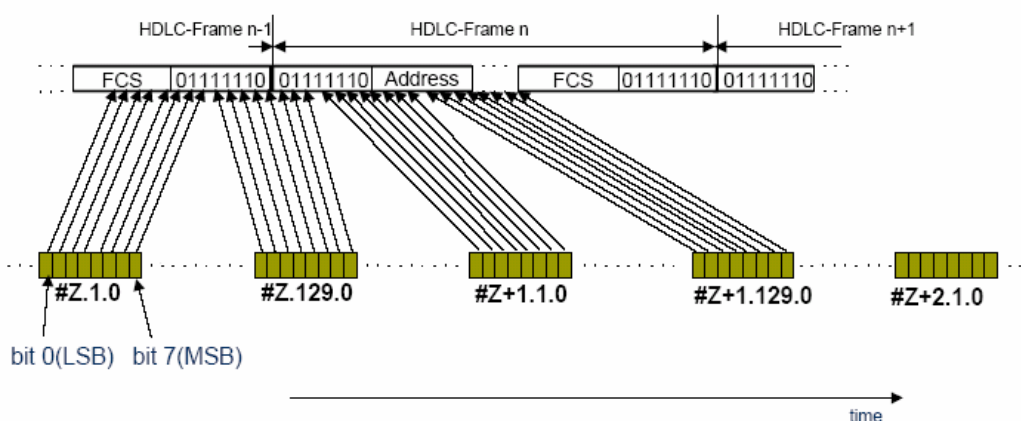


Figure 19: Mapping of control BYTES to HDLC serial data with 240kbit/s

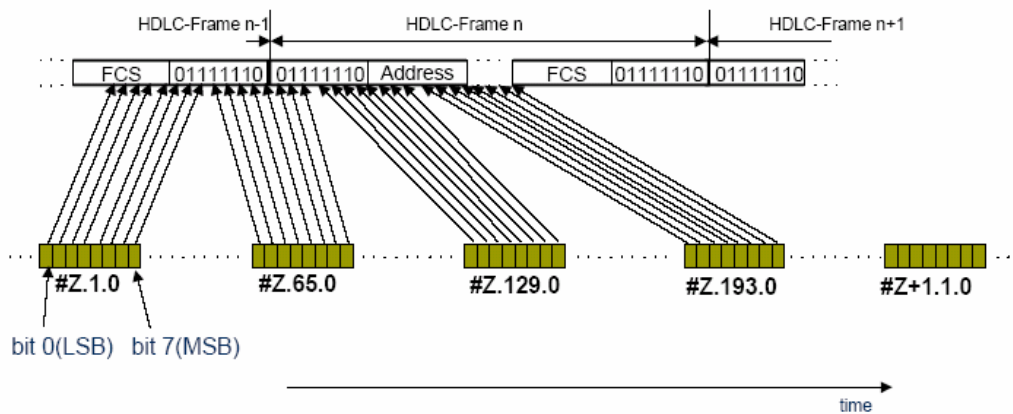


Figure 20: Mapping of control BYTES to HDLC serial data with 480kbit/s

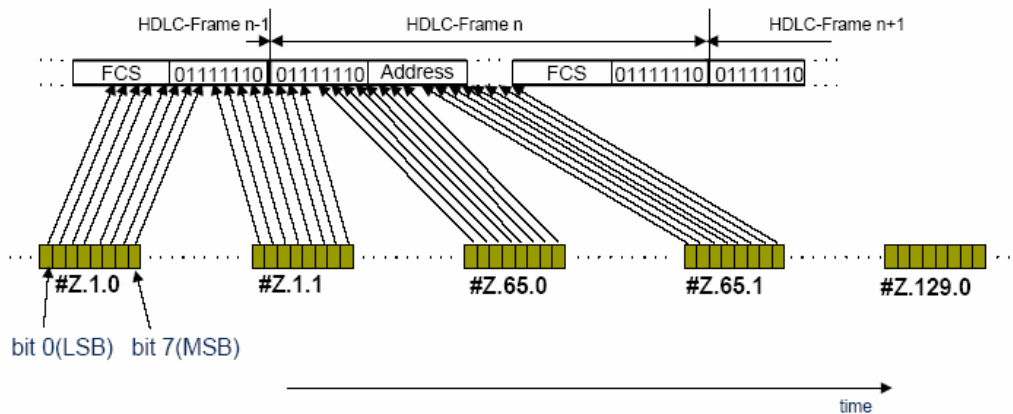


Figure 21: Mapping of control BYTES to HDLC serial data with 960kbit/s

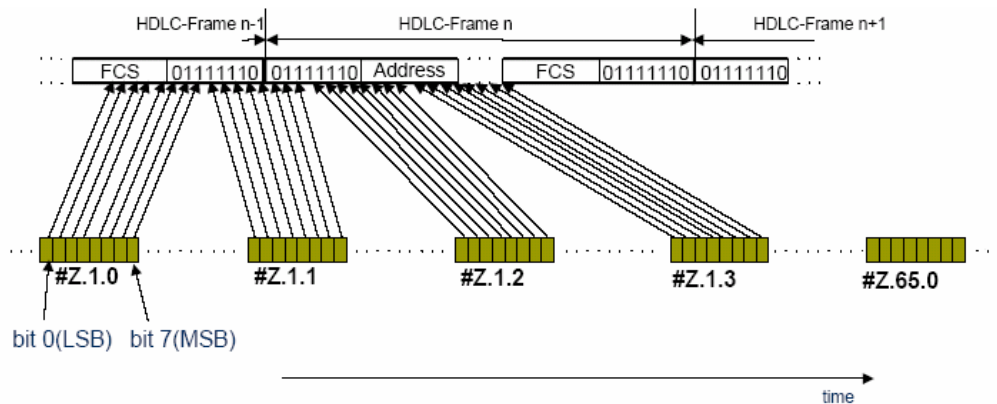


Figure 22: Mapping of control BYTES to HDLC serial data with 1920kbit/s

2. 快速控制和管理 (C&M) 信道

另一个选项是使用高数据速率以太网信道，可以灵活地由控制 **byte #Z.194.0** 的指示器配置。

通用公共无线接口 (CPRI) 规范 v2.0	Version1.0
南京国人通信研发中心	2005.2.25
CPRI-003	第 36 页 共 69 页

以太网数据的映射与 HDLC 信道数据（没有 BYTE 调整，首先是 LSB）遵从同样的规则。

以太网比特率由控制 **byte #Z.194.0** 的指示器配置。相反对于 HDLC 链路，所有控制字总是用于以太网信道。表 12 提供能实现的以太网比特率。

Table 12: Achievable Ethernet bit rates

CPRI line bit rate [Mbit/s]	length of control word [bit]	control word consisting of BYTES #	minimum Ethernet bit rate [Mbit/s] (#Z.194.0=rr111111)	maximum Ethernet bit rate [Mbit/s] (#Z.194.0=rr010100)
614.4	8	#Z.X.0	0.48	21.12
1228.8	16	#Z.X.0, #Z.X.1	0.96	42.24
2457.6	32	#Z.X.0, #Z.X.1, #Z.X.2, #Z.X.3	1.92	84.48

信息包检测、开始和终止基于 SSD 和 ESD 编码序列（见图 23）。

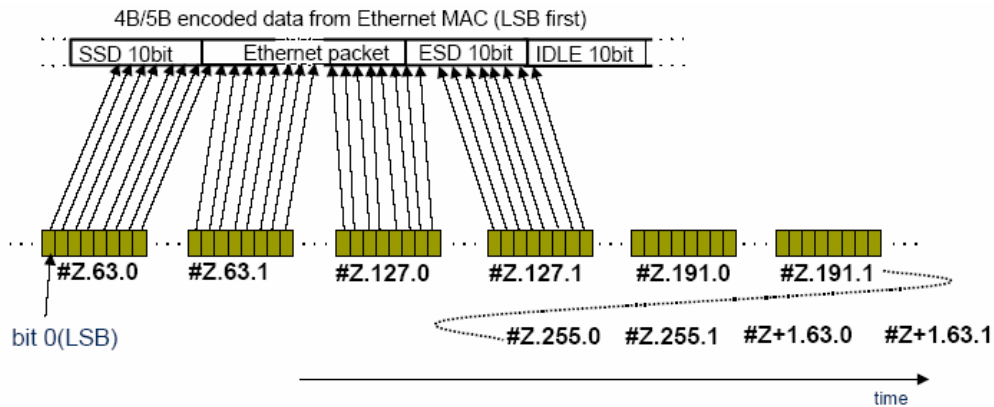


Figure 23: Example showing the mapping of control BYTES to Ethernet channel at 1228.8Mbit/s CPRI line bit rate and pointer BYTE #Z.194.0=rr111111

3. 最小控制和管理（C&M）信道支持

可选择使用 HDLC 或以太网。要求每一个 REC 和 RE 至少支持一种非零控制和管理（C&M）信道比特率（至少位于一条链路）。

4. 被动链路

一个被动链路不支持任何控制和管理（C&M）信道。可以通过在主端口下行方向设置 #Z.66.0=rrrr r000 和 #Z.194.0=rr00 0000（r=保留，传送 0，接收机忽略）来请求。

4.2.7.8. 未来协议扩展

每层嵌套保留 52 个控制字用于未来接口协议扩展。保留字完全由保留 bit（用“r”表示）填满。这就意味着当发射机发送 r=0 时，接收机不对其解码。（r=保留，传送 0，接收机忽略）

4.2.7.9. 厂商特定信息

快速控制和管理（C&M）信道每层嵌套的 192 个控制字（子信道 16-63）可以作为厂商特定数据。

每层嵌套最少 16 个控制字（子信道 16-19）被保留作为厂商特定数据。

4.2.8 同步和定时

RE 使用引入的位于从端口的比特时钟，在从端口，同步平台业务访问点作为无线传输和任何链路传输比特时钟的源头。定时信息经过 4.2.7.5 节描述的信息从 REC 传送到 RE。UMTS 帧定界由嵌套层号#0 内 K28.5 符号提供。

4.2.9 链路延时精度和电缆延时校准

电缆延时校准参考点是设备的输入输出点，也就是，图 24 和图 24A 显示的 REC 和 RE 连接器。图 24 显示单跳配置而图 24A 显示多跳配置。

4.2.9.1 电缆延时精度参考点定义

参考点 R1-4 对应于 REC 的输出点 R1 和输入点 R4，RE 的输入点 R2 和输出点 R3，该 RE 终结于 SAP_{iq}之间特殊的逻辑连接。所涉及的天线以“Ra”表示。

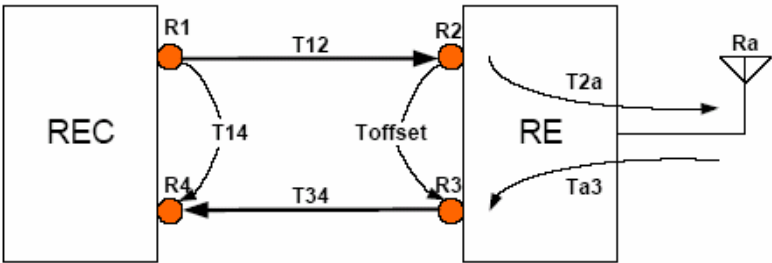


Figure 24: Definition of reference points for delay calibration (single-hop configuration)

RE 网络中的参考点 RB1-4 对应于从端口的输入点 RB2 和输出点 RB3，主端口的输出点 RB1 和输入点 RB4。

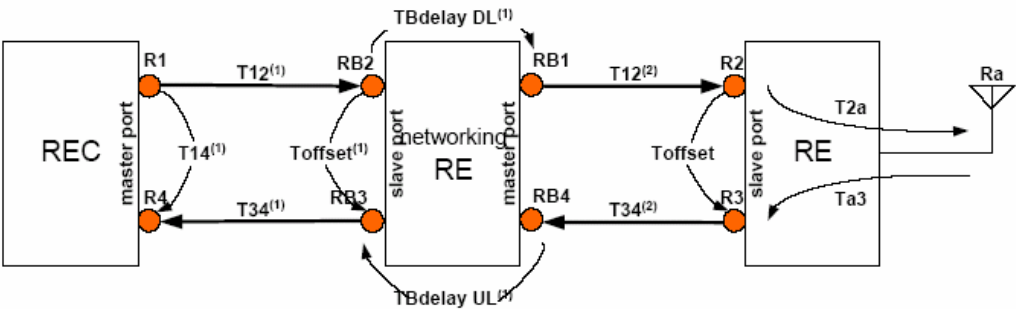


Figure 24A: Definition of reference points for delay calibration (multi-hop configuration)

4.2.9.2 下行与上行帧定时关系

任何 RE 将使用引入的从端口的帧定时，从端口的 SAP_s 作为任意流出信号的定时参考的同步

资源（分别是 RB2 和 R2）。定时规范定义如下：图 25 解释单跳情况，图 25A 解释多跳情况。

图 25 显示单跳配置的下行与上行帧定时之间的关系。

- I T12 是从 REC 输出点（R1）到 RE 输入点（R2）的下行信号的延时
- I T34 是从 RE 输出点（R3）到 REC 输入点（R4）的上行信号的延时
- I Toffset 是 R2 的输入信号和 R3 的输出信号之间的帧偏移量
- I T14 是 R1 的输出信号和 R4 的输入信号之间的帧定时差异

RE 限定输出信号（上行）的帧定时为输入信号（下行）的帧定时的固定偏移(Toffset)相关数。固定偏移(Toffset)可以在 0-256Tc 之间任意取值。当系统满足条件 R-21 和 R-21A（延时校准），Toffset 精度将高于 Tc/32。不同的 RE 可以使用不同的 Toffset 值。REC 提前知道每个 RE 的 Toffset 值（例如，提前给定值或 RE 通过高层消息通知 REC）。此外，从 REC 到 RE 的下行 BFN 和 HFN 将反射到从 RE 到 REC 的上行。当上行的 LOS,LOF,RAI 或 SDI 有效时，REC 将上行中的 BFN 和 HFN 视为无效。

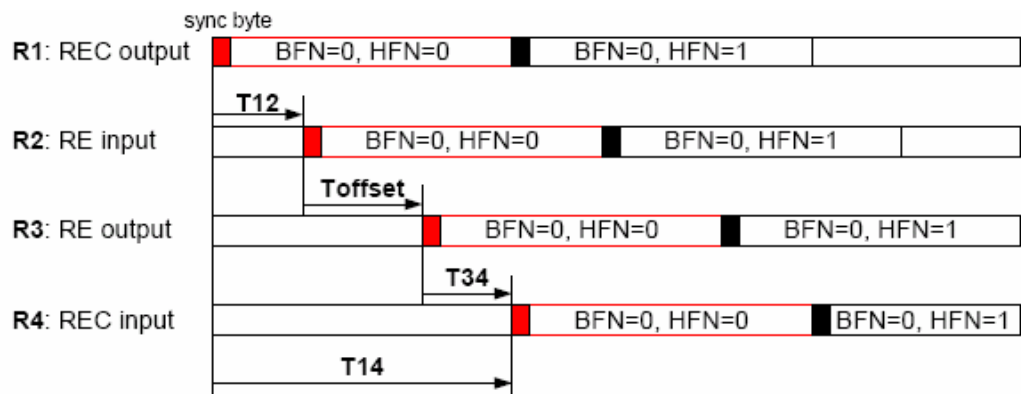


Figure 25: Relation between downlink and uplink frame timing (single-hop configuration)

图 25A 显示多跳配置的下行与上行帧定时之间的关系。

- I 多跳连接的端到端延时定义项（T12, T34 和 T14）以及帧定时偏移 Toffset 同单跳配置。
- RE 网络的每一跳的延时、帧定时偏移和内部延时定义如下：
 - I M 是多跳连接的跳数，M≥2
 - I T12⁽ⁱ⁾, T34⁽ⁱ⁾ 和 T14⁽ⁱ⁾（1≤i≤M）分别是第 i 跳下行信号的延时，上行信号的延时以及下行和上行之间的帧定时差异
 - I Toffset⁽ⁱ⁾（1≤i≤M）是第 i 个 RE 的 RB2 输入信号和 RB3 输出信号之间的帧偏移量。
Toffset^(M) = Toffset
 - I TBdelay DL⁽ⁱ⁾（1≤i≤M-1）是联网的第 i 个 RE 的 RB2 和 RB1 之间下行信号的延时。
 - I TBdelay UL⁽ⁱ⁾（1≤i≤M-1）是联网的第 i 个 RE 的 RB4 和 RB3 之间上行信号的延时。

定时规范如下：

通用公共无线接口（CPRI）规范 v2.0	Version1.0
南京国人通信研发中心	2005.2.25
CPRI-003	第 39 页 共 69 页

- I **Toffset⁽ⁱ⁾** ($1 \leq i \leq M$) 的规则与单跳配置的 **Toffset** 规则相同。
- I 每一个联网的 **RE** 限定位于 **RB1** 的输出信号（下行）的帧定时为位于 **RB2** 的输入信号（下行）的帧定时的固定延时(**TBdelay DL⁽ⁱ⁾**)相关数。下行 **AxC** 容器 (**BFN,HFN** 和基本帧数)的帧位置保持不变。基本帧的 **AxC** 容器位置可能发生变化。
- I 每一个联网的 **RE** 可以改变上行 **AxC** 容器的帧位置 (**BFN,HFN** 和基本帧数), 该容器携带特殊的 **IQ** 采样来最小化 **RB4** 和 **RB3** 之间的延时。**RB3** 关于 **RB4** 的帧位置在传输相同的上行 **AxC** 容器时的差异将向 **REC** 报告。帧位置差异的单位是基本帧。在图 25A 上, **RB4** 的帧位置 (**BFN=0,HFN=0**, 基本帧数=0) 的 **AxC** 容器以帧位置 (**BFN=0,HFN=0**, 基本帧数= $N^{(i)}$) 传送。在这种情况下, 联网的 **RE** 将 “ $N^{(i)}$ ” 的值作为上行 **AxC** 容器的帧位置差异报告给 **REC**。
- I 端到端的帧定时差异 **T14** 与第一跳的帧定时差异 **T14⁽¹⁾** 的关系: $T14 = T14^{(1)} + N \cdot Tc$, 其中 **Tc** 是基本帧的长度=芯片周期, **N** 的计算公式是
$$N = \sum_{i=1}^{M-1} N^{(i)}。$$

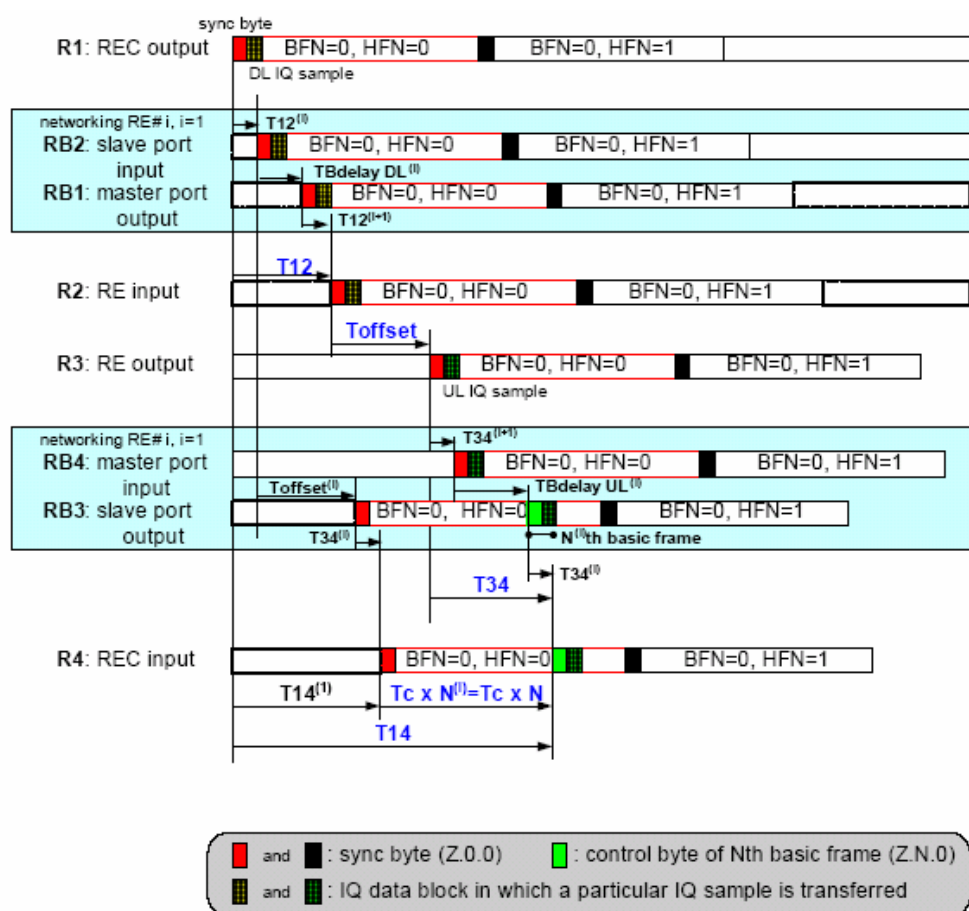


Figure 25A: Relation between downlink and uplink frame timing (multi-hop configuration)

4.2.9.3 链路延时精度的参考点定义

根据基本要求 R-19 和 R-20 分别定义的链路延时精度和往返延时精度的参考点是业务访问点

通用公共无线接口 (CPRI) 规范 v2.0	Version1.0
南京国人通信研发中心	2005.2.25
CPRI-003	第 40 页 共 69 页

SAPs。链路延时精度要求不包括关于它们的参考点的电缆延时。在这种情况下，系统满足 R-19（链路延时精度），报告给 REC 的 TBdelay UL⁽¹⁾ 和 TBdelay DL⁽¹⁾的精度将优于 Tc/32。

4.2.10 物理层的链路维护

4.2.10.1. 定义

层 1 的四种警报：

- l 信号损失 (LOS)
- l 帧损失 (LOF)
- l 远程告警提示 (RAI)
- l SAP 错误提示 (SDI)

对于每一种警报，CPRI 分配位于嵌套层的一个 bit 来实现远程报告警报发生的远端设备。

一旦在附近终端发现警报，带内 bit “立即” 发送到远端来执行设备调整。

注意为了能够接收和译解这个信号，远程设备必须至少处于启动的 C 状态（具体见 4.5 节）。

当故障被侦查到时，近端和远端都采取本地行动。

故障是：

- l 警报持续时被定义
- l 在警报的定时过滤后设置
- l 在警报的定时过滤后设置被清除

近端和远端过滤的定时器由应用层定义。

4.2.10.2 信号损失 (LOS)

检测：

LOS 是指在整个嵌套层中至少发生 16 次 8B/10B 违例。

对 CPRI 的光学模式，LOS 的检测也可以通过检测光强低于规定界限来完成。

停止：

当整个嵌套层都收到正确的警报信号后停止警报。

带内 bit：

传送警报信息的带内 bit 是 Z.130.0 b3

本地行动：

RE：

在检测到故障后，RE 进入启动状态机的状态 B（见 4.5 节）。此外，强烈推荐采取适当的行动来阻止无线接口发射信号。

通用公共无线接口（CPRI）规范 v2.0	Version1.0
南京国人通信研发中心	2005.2.25
CPRI-003	第 41 页 共 69 页

REC:

在检测到故障后，REC 进入启动状态机的状态 B。

远程行动:

RE:

在检测到故障后，基于接收到的信息，RE 进入启动状态机的状态 B。

REC:

在检测到故障后，基于接收到的信息，REC 进入启动状态机的状态 B。

4.2.10.3 帧损失 (LOF)

检测:

LOF 是指整个嵌套层不能被实现或丢失。

XACQ 状态和 XSYNC 状态的数目被重新限定来获得时间限制。图 26 以 2 个 XACQ 状态和 3 个 XSYNC 状态作为例子。

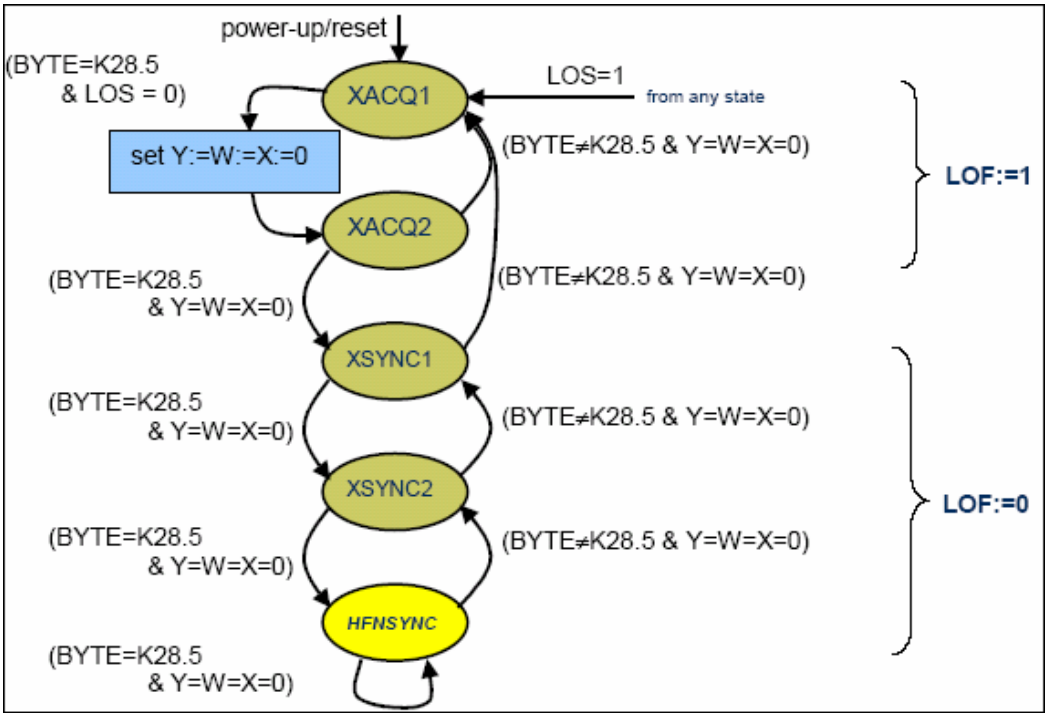


Figure 26: Example for LOF and HFNSYNC detection

停止:

当整个嵌套层能够被实现后停止警报。

带内 bit:

传送警报信息的带内 bit 是 Z.130.0 b4

本地行动:

RE:

在检测到故障后, RE 进入启动状态机的状态 B (。此外, 强烈推荐采取适当的行动来阻止无线接口发射信号。

REC:

在检测到故障后, REC 进入启动状态机的状态 B。

远程行动:

RE:

在检测到故障后, 基于接收到的信息, RE 进入启动状态机的状态 B。此外, 强烈推荐采取适当的行动来阻止无线接口发射信号。

REC:

在检测到故障后, 基于接收到的信息, REC 进入启动状态机的状态 B。

4.2.10.3 远程告警提示 (RAI)

检测:

与 CPRI 收发器连接的任何错误 (包括 LOS 和 LOF) 都由 RAI 信息给出提示。

停止:

当与 CPRI 收发器连接正常无任何错误 (包括 LOS 和 LOF) 时, RAI 被清除。

带内 bit:

传送警报信息的带内 bit 是 Z.130.0 b1

本地行动:

RE:

跳出 CPRI 范围。

REC:

跳出 CPRI 范围。

远程行动:

RE:

通用公共无线接口 (CPRI) 规范 v2.0	Version1.0
南京国人通信研发中心	2005.2.25
CPRI-003	第 43 页 共 69 页

在检测到故障后，基于接收到的信息，**RE** 进入启动状态机的状态 **B**。此外，强烈推荐采取适当的行动来阻止无线接口发射信号。

REC:

在检测到故障后，基于接收到的信息，**REC** 进入启动状态机的状态 **B**。

4.2.10.4 SAP 错误提示 (SDI)

一个链路处于警报状态是在近端设备明确告知远端设备这条链路不能为任何 **SAP** 使用时。

注意在这种情况下，**CPRI** 链路完全可利用且被远端接收器解码。

检测:

检测过程超出 **CPRI** 范围，是完整独立的应用。

停止:

警报重置过程超出 **CPRI** 范围，是完整独立的应用。

带内 **bit**:

传送警报信息的带内 **bit** 是 **Z.130.0 b2**

本地行动:

RE:

N/A

REC:

N/A

远程行动:

RE:

RE 不再为 **SAP** 使用该链路。此外，强烈推荐采取适当的行动来阻止无线接口发射信号。

REC:

REC 不再为 **SAP** 使用该链路。

4.3 慢速控制和管理 (C&M) 信道数据链路层 (Layer 2) 规范

CPRI 慢速 **C&M** 数据链路层应该遵循 **HDLC** 标准 (**ISO/IEC 13239:2002 (E)**)。

4.3.1 MAC 帧结构

HDLC 数据帧结构和数据链路层遵循[10]。另外慢速控制和管理 (**C&M**) 信道数据链路层要遵循

通用公共无线接口 (CPRI) 规范 v2.0	Version1.0
南京国人通信研发中心	2005.2.25
CPRI-003	第 44 页 共 69 页

以下规则

1.信息区域长度

HDLC 信息区域长度在 **HDLC** 帧结构中支持任何 **8** 位数

2.部分的位传送次序

HDLC 信息区域的位传送次序在 **HDLC** 帧结构中为最不重要的位优先（**LSB**）

3.地址区域

HDLC 帧结构用一个 **8** 位的数字表示地址，且 **256** 中可能均可用。扩展的地址区域在 **HDLC** 数据帧结构不可用。

4.帧结构形式

HDLC 数据帧结构遵循 **ISO/IEC 13239: 2002（E）[10]**标准

4.3.2 媒体访问控制 / 数据映射

媒体访问控制 / 数据映射见 **4.2.7.7.1** 节

4.3.3 流控制功能

CPRI 慢速控制和管理信道遵循 **HDLC** 标准，**ISO/IEC 13239: 2002（E）[10]**。另外慢速控制和管理（**C&M**）信道数据链路层要遵循以下规则

1.标记

HDLC 帧结构按照标记的次序开始结束。一个标记不能同时作为一个帧结构的关闭标记和下一个帧结构的开启标记

2.交互帧结构时间填充

在 **HDLC** 帧结构之间的交互帧结构时间填充，由连续的标记完成。

4.3.4 数据保护 / 重传机制

数据保护遵循 **HDLC** 标准，**ISO/IEC 13239: 2002（E）[10]**。另外慢速控制和管理（**C&M**）信道数据链路层要遵循以下规则

帧结构检测序列（**FCS**）

CPRI 慢速控制和管理信道支持 **FCS** 长度为 **16** 位。（见 **ISO/IEC 13239: 2002（E）[10]**）
重传机制由更高层的信号装置完成

4.4 快速控制和管理（**C&M**）信道数据链路层（**Layer 2**）规范

CPRI 快速控制和管理（**C&M**）信道链路应当遵循以太网 **IEEE std 802.3-2002[1]**标准

4.4.1 MAC 帧结构

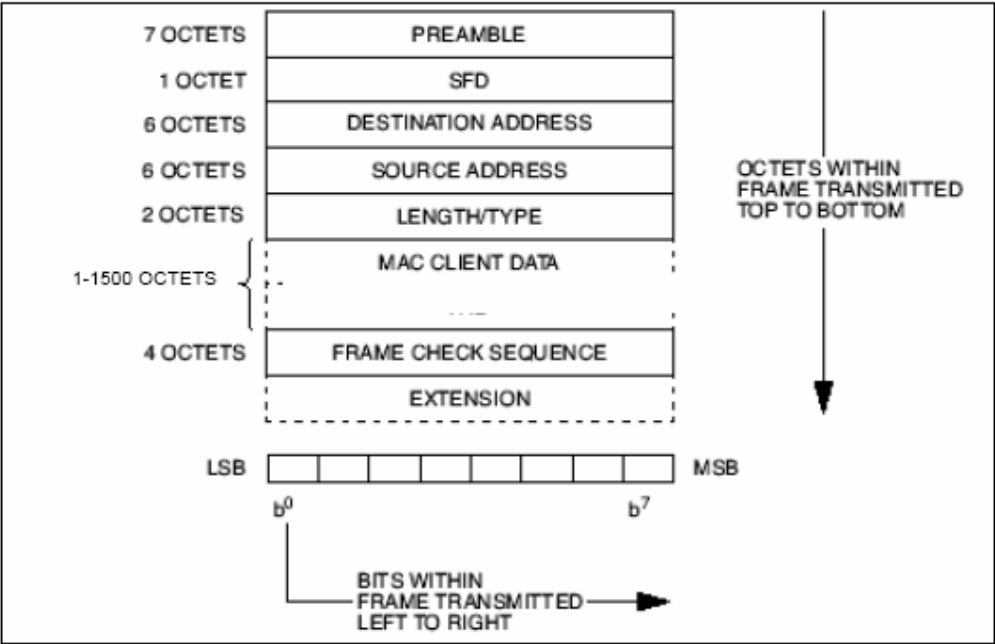


Figure 27: Layer 2 Framing

CPRI 要求:

- 1. 以太网最小帧长和 padding: CPRI 未定义最小帧长, 也不需要填充, MAC 数据+PAD 域长度应在 1~1500 范围内。
- 2. 扩展域: CPRI 中不使用扩展域。

4.4.2 媒体访问控制 / 数据映射

参照本规范“快速 C&M 信道”一节。

参照 IEEE 802.3-2002 中 24.2 节“物理编码子层 (PCS)”, 其中支持的 4 种功能在 CPRI 中只使用编码和解码一种功能, 其它与 CPRI 无关。

Table 13: PCS features used by CPRI

Feature	CPRI support
Encoding/Decoding	Fully supported by CPRI
Carrier sense detection and collision detection	<i>Irrelevant to CPRI</i>
Serialization/deserialization	<i>Irrelevant to CPRI</i>
Mapping of transmit, receive, carrier sense and collision detection	<i>Irrelevant to CPRI</i>

修改如下图:

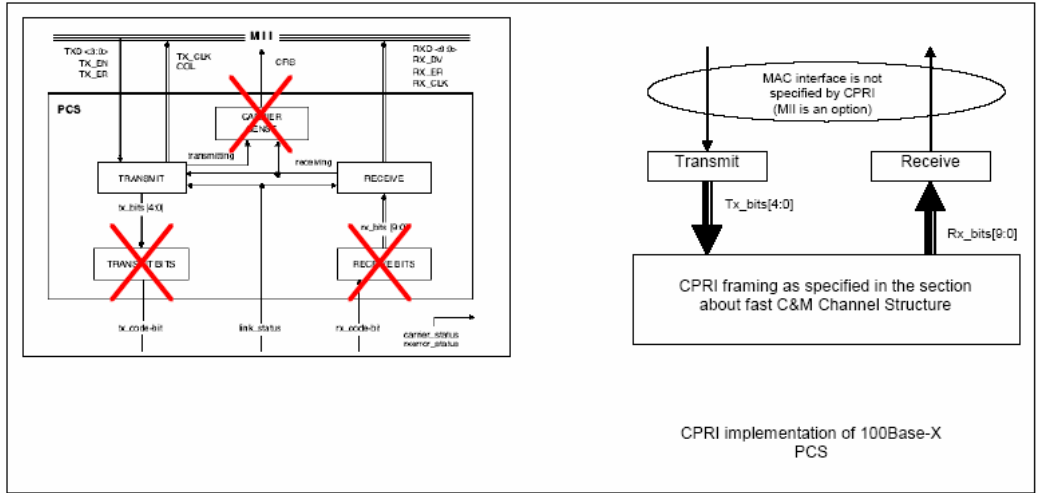


Figure 28: CPRI implementation of 100BASE-X PCS

采用 PCS 的 4B/5B 编码, 见 24.2 节 (IEEE std 802.3-2002) 如下:

Table 14: 4B/5B code list (modified Table 24.1 of IEEE 802.3-2002 [1])

	PCS code-group [4:0] 4 3 2 1 0	Name	MAC Client Data nibble	Interpretation
D A T A	1 1 1 1 0	0	0 0 0 0	Data 0
	0 1 0 0 1	1	0 0 0 1	Data 1
	1 0 1 0 0	2	0 0 1 0	Data 2
	1 0 1 0 1	3	0 0 1 1	Data 3
	0 1 0 1 0	4	0 1 0 0	Data 4
	0 1 0 1 1	5	0 1 0 1	Data 5
	0 1 1 1 0	6	0 1 1 0	Data 6
	0 1 1 1 1	7	0 1 1 1	Data 7
	1 0 0 1 0	8	1 0 0 0	Data 8
	1 0 0 1 1	9	1 0 0 1	Data 9
	1 0 1 1 0	A	1 0 1 0	Data A
	1 0 1 1 1	B	1 0 1 1	Data B
	1 1 0 1 0	C	1 1 0 0	Data C
	1 1 0 1 1	D	1 1 0 1	Data D
	1 1 1 0 0	E	1 1 1 0	Data E
	1 1 1 0 1	F	1 1 1 1	Data F
C O N T R O L	1 1 1 1 1	I	undefined	IDLE; used as inter-stream fill code
	1 1 0 0 0	J	0 1 0 1	Start-of-Stream Delimiter, Part 1 of 2; always used in pairs with K
	1 0 0 0 1	K	0 1 0 1	Start-of-Stream Delimiter, Part 2 of 2; always used in pairs with J
	0 1 1 0 1	T	undefined	End-of-Stream Delimiter, Part 1 of 2; always used in pairs with R
	0 0 1 1 1	R	undefined	End-of-Stream Delimiter, Part 2 of 2; always used in pairs with T
	0 0 1 0 0	H	Undefined	Transmit Error; used to force signaling errors
	0 0 0 0 0	V	Undefined	Invalid code
	0 0 0 0 1	V	Undefined	Invalid code
I N V A L I D	0 0 0 1 0	V	Undefined	Invalid code
	0 0 0 1 1	V	Undefined	Invalid code
	0 0 1 0 1	V	Undefined	Invalid code
	0 0 1 1 0	V	Undefined	Invalid code
	0 1 0 0 0	V	Undefined	Invalid code
	0 1 1 0 0	V	Undefined	Invalid code
	1 0 0 0 0	V	Undefined	Invalid code
	1 1 0 0 1	V	Undefined	Invalid code

MAC 帧结构由 PCS 描绘如下

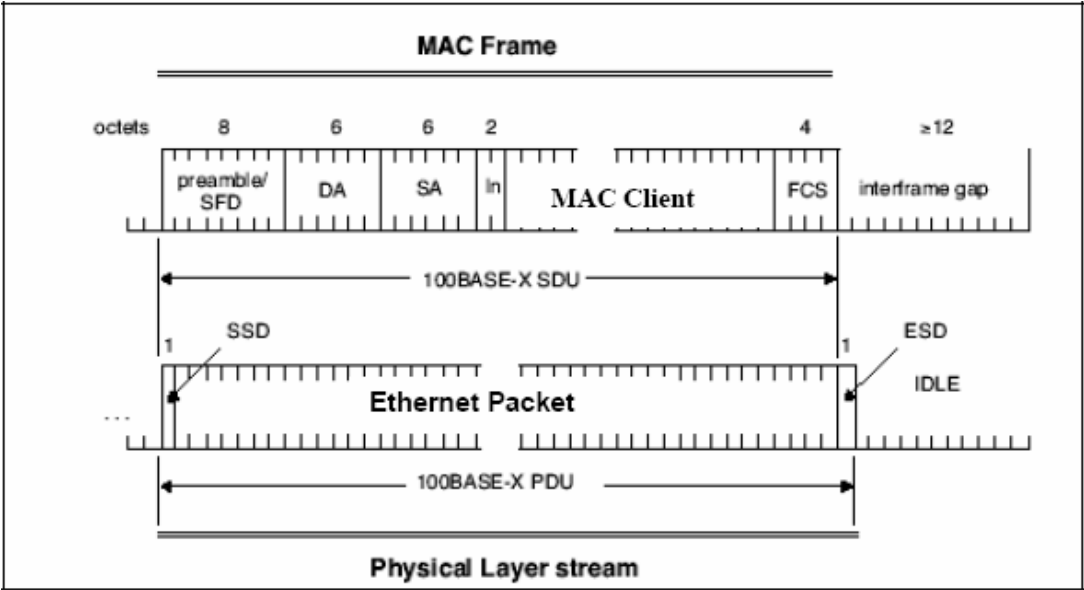


Figure 29: Physical Layer Stream of 100BASE-X

4.4.3 流控制功能

快速控制和管理（C&M）信道不提供流控制功能

4.4.4 数据保护 / 重传机制

数据保护参照 3.2.8 节 FCS（IEEE 802.3-2002），无重传机制。

4.5 启动次序

这一章节定义了与 CPRI 相连的主从端口的启动次序。当主从端口均处于 F 或 G 状态时，链路为标准操作。在复位后，所有 RE 的可配置端口要配置为从端口。RE 的所有端口进入 A 状态。直到 RE 的一个从端口进入状态 E，RE 的主端口要保持在状态 A。

4.5.1 概述

启动程序主要完成 2 个任务

- 1, 同步物理层：字节调整和超帧结构调整
- 2, 主从端口的调整能力：线 Bit 率，协议，控制管理信道 Bit 率，控制管理协议，厂商指定信号。

由于这里没有强制的线 Bit 率和控制管理信道 Bit 率，因此在启动时，主从端口要尝试不同的结构直到找到公用的匹配。这个公用的匹配不一定是最理想的，它作为第一个连接，在这里可以转换为一个适合的配置，在以后使用。

在所有情况下，当协议控制字为 **Z.2.0** 时，子信道 **1** 及 **3~5**，强制要求稳定的传送信息在改变传送 **CPRI** 线 **Bit** 率时，传送中断时间不能超过 **0.1s**，在远端接收者启用且使用相同的线 **Bit** 率时（不考虑 **Bit** 错误的发生），接收单元达到 **HFNSYNC**（超帧序号同步）的时间小于 **0.2s**。

在状态 **C/D** 的准备步骤中，主从端口需要以至少 **0.1s** 的速率取样并估计接收的协议版本和控制管理信道 **Bit** 率。在传送的协议版本和控制管理信道 **Bit** 率要以 **0.2s** 的速度更新。

4.5.2 物理层启动定时器

由于以下 **2** 个原因，启动过程可能是无穷的

- 1**，某一单元的出错
- 2**，没有公用的物理层协议，控制管理信道 **Bit** 率，控制管理类型。

超级版本也许会一个状态一个状态的启动，但是启动程序会指定一个一般的启动定时器，它可以开启一个启动程序的入口，并在控制管理信道建立后清除。

如果定时器超时，则启动程序会重新启动。

物理层启动定时器在转换 **2.5.8.12.13.15** 时激活

物理层启动定时器在转换 **6.9.10.11.14** 或在状态 **E** 更高层的控制管理连接被建立时被清除

如果物理层启动定时器终止，将转换 **16**，进入状态 **B**，可能会修改线 **Bit** 率和协议的可用设置。

物理层启动定时器的终止时间由销售者说明

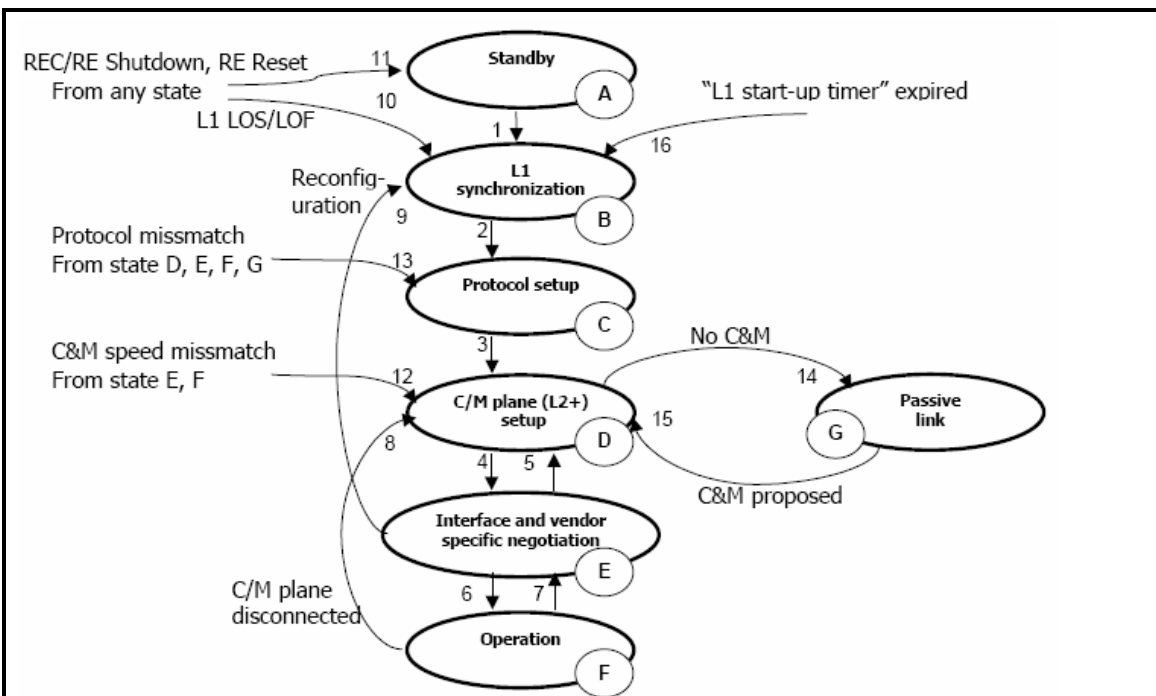


Figure 30: Start-up states and transitions

4.5.3 状态描述

4.5.3.1 A 状态--备用

先决条件

无

描述

等待配置以启动 CPRI。CPRI 没有传送或接收工作。操作者可以配置一个合适的启动配置（线 Bit 率，控制管理信道特性）主从端口也可以具有先前的成功配置信息。

4.5.3.2 B 状态--L1 同步及速率准备

先决条件

已知可获得的线 Bit 率，协议版本及控制管理平台的特性。它可以是完整的设置单元或是以操作者配置或以单元之间的安排（如：状态 E）为基础的子配置。

描述

在此状态，接口的线 Bit 率是固定的，主从端口与物理层同步到 HFESYNC 状态

说明控制字

Z.0.0, Z.64.0

通用公共无线接口（CPRI）规范 v2.0	Version1.0
南京国人通信研发中心	2005.2.25
CPRI-003	第 51 页 共 69 页

主端口行为	
进入这个状态后，主端口开始以最高的线 Bit 率直接传送 CPRI，同时以相同的速度接收 CPRI。 如果主端口没有达到状态 HFNSYNC，在进入 B 状态 T1 时间后，它将为 CPRI 传送选择一个可获得的线 Bit 率，T1 为 0.9~1.1s。每隔 T1 时间间隔，将选择一个新的接收/传送的可获得的线 Bit 率。线 Bit 率将以循环的方式在可获得的设置中选择。如：先最高的，之后次高的.....最低的，再以此循环。 同时，在这个状态中，对于传送线 Bit 率，主端口将协议版本从 Z.2.0 改为最高的协议版本，在 Z.66.0/Z.194.0 中控制管理信道的 Bit 率设置为可获得的最高值。	
从端口行为	
进入这个状态后，主端口开始以最高的线 Bit 率直接接收 CPRI，如果主端口没有达到状态 HFNSYNC，在进入 B 状态 T1'时间后，它将为 CPRI 接收选择一个可获得的线 Bit 率，T1'为 3.9~4.1s。每隔 T1'时间间隔，将选择一个新的接收的可获得的线 Bit 率。线 Bit 率将以循环的方式在可获得的设置中选择。如：先最高的，之后次高的.....最低的，再以此循环。 当进入这个状态时，从端口关闭 CPRI 传送。当从端口同步到 HFNSYNC 状态后，在以相同的线 Bit 速率开启 CPRI 传送。 同时，在此状态，对于传送线 Bit 率，从端口根据状态 C 中的规则将协议版本设置为 Z.2.0 以下或或最高的可获得的协议版本，在版本 Z.66.0/Z.194.0 中根据状态 D 中的规则设置控制管理信道的线 Bit 率，或将其设置为可获得的最高值。	
备注	
在此状态中，启动程序不提供定时器以检测障碍。这种障碍只会在 HW 错误情况下发生，它的检测方法由销售者提供。	
4.5.3.3 C 状态---协议启动	
先决条件	
物理层已同步。如：主从之间的超帧结构已经调正。	
描述	
在此状态中，固定一个公用的 CPRI 协议版本	
说明控制字	
Z.0.0，Z.64.0，Z.2.0	
通用公共无线接口（CPRI）规范 v2.0	Version1.0
南京国人通信研发中心	2005.2.25
CPRI-003	第 52 页 共 69 页

主端口行为

进入此状态后，主端口选择一个最高的可获得的协议版本。协议版本将被指定为 Z.2.0。当主端口从从端口接收到一个有效的或更新的协议版本时：

- 1， 如果接受的版本与现在主端口发送的版本同等时，协议启动
- 2， 如果接受的版本与现在主端口发送的版本不同时，将重新选择。规则如下

新的主端口协议版本=比接受到的从端口协议版本小或同等的最高可获得的协议版本。

（公认为 Z.2.0）

错误 不存在这样的协议

新的主端口协议版本=最低的可获得的协议版本

注意，重新选择可能会选择已经传送的协议版本。新选择的协议版本应当被指定在 Z.2.0。如果接受的版本与现在主端口发送的版本同等时，协议启动

从端口行为

当从端口接收到来自主端口的有效的或更新的协议版本时，从端口通过查看 Z.2.0 解码接受的协议版本

- 1， 如果接受的版本与现在从端口发送的版本同等时，协议启动
- 2， 如果接受的版本与现在主端口发送的版本不同时，将重新选择。规则如下

新的从端口协议版本=比接受到的主端口协议版本小或同等的最高可获得的协议版本。

（公认为 Z.2.0）

错误 不存在这样的协议

新的从端口协议版本=最低的可获得的协议版本

注意，重新选择可能会选择已经传送的协议版本。新选择的协议版本应当被指定在 Z.2.0。如果接受的版本与现在主端口发送的版本同等时，协议启动

备注

如果在物理层终止之前主端口没有接收到新的协议版本，它可以认为这里没有公用的协议版本。这样检测可以变得更快，但是必须考虑在主端口之后从端口在哪里进入状态 C 的问题。物理层控制位可以用来翻译，但是要求滤除错误保护，而且知道进入状态 D 才能获得翻译结果。

4.5.3.4 D 状态----控制管理平台启动

先决条件

物理层已经同步，且已达成协议。

通用公共无线接口（CPRI）规范 v2.0	Version1.0
南京国人通信研发中心	2005.2.25
CPRI-003	第 53 页 共 69 页

描述

在此状态中，固定一个公用的控制管理信道 Bit 率。

说明控制字

全部可用

主端口行为

进入此状态后，主端口选择一个最高的可获得的控制管理信道 Bit 率，HDLC Bit 率，以太网 Bit 率。Bit 率被指定在 Z.66.0，Z.194.0。当主端口从从端口接收到一个有效的或更新的指定在 Z.66.0/Z.194.0 的 Bit 率时

如果至少有一个接受的 Bit 率与现在主端口发送的相应的 Bit 率同等时，控制管理平台启动

如果当前接受的 Bit 率与现在主端口发送的 Bit 率均不同时，将重新选择（Z.66.0/Z.194.0）。

规则如下

新的主端口 Bit 率=比接受到的从端口 Bit 率小或同等的最高可获得的 Bit 率。（公认为 Z.66.0/Z.194.0）

错误 根据这个规则选择的为 “无链路” 如 0 Bit 率

新的主端口 Bit 率=最低的可获得的 Bit 率

注意，重新选择可能会选择已经传送的控制管理信道 Bit 率。新选择的 Bit 率应当被指定在 Z.66.0/Z.194.0。如果至少有一个接受的 Bit 率与现在主端口发送的相应的 Bit 率同等时，控制管理平台启动

当主端口以不同的方向检查 Z.2.0 时结果应当相同。否则进入状态 C。

从端口行为

当从端口接收到来自主端口的有效的或更新的指定为 Z.66.0/Z.194.0 的 Bit 率时，从端口通过查看 Z.66.0 和 Z.194.0 解码接受的控制管理信道 Bit 率。

如果至少有一个当前接受的 Bit 率与现在主端口发送的相应的 Bit 率同等时，控制管理平台启动

如果当前接受的 Bit 率与从端口发送的 Bit 率均不同时，将重新选择（Z.66.0/Z.194.0）。规则如下

新的从端口 Bit 率=比接受到的主端口 Bit 率小或同等的最高可获得的 Bit 率。（公认为 Z.66.0/Z.194.0）

错误 根据这个规则选择的为 “无链路” 如 0 Bit 率 新的从端口 Bit 率=最低的可获得的 Bit 率 注意，重新选择可能会选择已经传送的控制管理信道 Bit 率。新选择的 Bit 率应当被指定在 Z.66.0/Z.194.0。如果至少有一个接受的 Bit 率与现在从端口发送的相应的 Bit 率同等时，控制管理平台启动 当从端口以不同的方向检查 Z.2.0 时结果应当相同。否则进入状态 C。 4.5.3.5 E 状态---接口与销售商明确的协商 先决条件 达成协议的控制管理信道的 Bit 率 描述 在此状态中，主从端口的应用与 CPRI 的使用相协调 说明控制字 全部可用 主端口行为 如果在状态 D 一个公用的以太网连接的 Bit 率已经确定，则使用它。否则使用 HDLC 连接的 Bit 率。连接的建立和更高层的准备不属于此规范范围。如果连接建立，则物理层定时器将被清楚 当主端口以不同的方向检查 Z.2.0 时结果应当相同。否则进入状态 C。当主端口以不同的方向检查 Z.66.0/Z.194.0 的值时，至少有一个结果应当相同。否则进入状态 D。 从端口行为 如果在状态 D 一个公用的以太网连接的 Bit 率已经确定，则使用它。否则使用 HDLC 连接的 Bit 率。连接的建立和更高层的准备不属于此规范范围。如果连接建立，则物理层定时器将被清楚 当从端口以不同的方向检查 Z.2.0 时结果应当相同。否则进入状态 C。当从端口以不同的方向检查 Z.66.0/Z.194.0 的值时，至少有一个结果应当相同。否则进入状态 D。 备注 主从端口交换关于能力及能力限制的信息，导致产生一个首选的 CPRI 配置，包括销售者提供的部分。协商及控制管理的消息不属于 CPRI 规范范围。协商的结果也许要求重新配置主从线路。根据改变的程度，启动程序也许要在状态 B/C/D 处重起，拥有新的设置特性（线 Bit 率，协议，控制管理信道 Bit 率）	
通用公共无线接口（CPRI）规范 v2.0	Version1.0
南京国人通信研发中心	2005.2.25
CPRI-003	第 55 页 共 69 页

4.5.3.6 F 状态---操作

先决条件
建立了最理想的控制管理信道，支持销售者提供的细节要求

描述
标准操作
说明控制字
全部可用

主端口行为
当主端口以不同的方向检查 Z.2.0 时结果应当相同。否则进入状态 C。当主端口以不同的方向检查 Z.66.0/Z.194.0 的值时，至少有一个结果应当相同。否则进入状态 D。

从端口行为
当主端口以不同的方向检查 Z.2.0 时结果应当相同。否则进入状态 C。当主端口以不同的方向检查 Z.66.0/Z.194.0 的值时，至少有一个结果应当相同。否则进入状态 D。

备注
在标准操作中，控制与操作平台已经建立。HW 的所有的进一步的设置，功能性，用户平台连接，IQ 形式等等使用不属于 CPRI 规范的程序操作。如果 CPRI 进入一个错误状态，则进入在状态 B。如果需要重新配置，则进入状态 D

4.5.3.7 G 状态----被动的连接

先决条件
物理层已经同步，协议以达成。主端口不提议任何控制管理信道

描述
接口不携带控制管理平台
说明控制字
全部可用

主端口行为
在此状态中，主端口将 Z.66.0 和 Z.194.0 中的控制管理信道 Bit 率设为 0。当主端口以不同的方向检查 Z.2.0 时结果应当相同。否则进入状态 C

从端口行为

在此状态中，从端口将 Z.66.0 和 Z.194.0 中的控制管理信道 Bit 率设为最大可获得值。当主端口以不同的方向检查 Z.2.0 时结果应当相同。否则进入状态 C。从端口将检测接收到的 Z.66.0/Z.194.0 的改变。如果至少有一个值改变，进入状态 D。

备注

在以下情况，将进入该状态

接口被作为冗余接口并且当前不携带任何信息。进一步的设置在活动的链路上完成。

接口作为扩展用户平台能力使用，她的 I&Q 数据流是用户平台的一部分。进一步的设置在活动的链路上完成。

作为一种退路，主端口也许会支持控制管理信道，但要提议控制管理信道 Bit 率，然后启动进入 D 状态。所以从端口选择合适的控制管理信道 Bit 率很重要。

4.5.4 转换描述

4.5.4.1 转换 1

触发器

它的触发超出 CPRI 规范的范围。但是要求 CPRI 电路的开始完整。对于 RE 的主端口，在 RE 的从端口重起进入状态 E 之前,不允许该转换。

可获得的线 Bit 率的设置，协议版本及控制管理信道 Bit 率都应是可获得的。这样是子集会减短在状态 B/C/D 的时间。这也许是设备的全部能力或是其一子集，这子集由设备的配置（手册）或先前成功的配置决定。对于主端口时间及频率参考是可预测的。

行为

无

4.5.4.2 转换 2

触发器

第一次同步进入 HFNSYNC 状态时。接收/传送 CPRI 线 Bit 率相同

行为

设置物理层启动定时器

4.5.4.3 转换 3

触发器

协议达成。第一次传送与接受的 Z.2.0 相同时。

通用公共无线接口（CPRI）规范 v2.0	Version1.0
南京国人通信研发中心	2005.2.25
CPRI-003	第 57 页 共 69 页

行为
无
4.5.4.4 转换 4
触发器
控制管理信道 Bit 率达成协议。以下情况至少满足一种
1, 传送与接受的 Z.66.0 相同, 接受的 Z.66.0 指示有效的 Bit 率
2, 传送与接受的 Z.194.0 相同, 接受的 Z.194.0 指示有效的 Bit 率
4.5.4.5 转换 5
触发器
超出 CPRI 规范范围。应用选择了一个新的控制管理信道 Bit 率设置, 并且控制管理信道 Bit 率重新设置
行为
设置物理层启动定时器
4.5.4.6 转换 6
触发器
超出 CPRI 规范范围。主从端口应用均接受了能力协商, 并且当前的 CPRI 配置是最好的可获得的配置。
行为
设置物理层启动定时器
4.5.4.7 转换 7
触发器
超出 CPRI 规范范围。能力的更新要求 CPRI 能力重新协商
行为
无
4.5.4.8 转换 8
触发器
超出 CPRI 规范范围。由于错误或重新配置, 检测到丢失控制管理平台连接
行为
设置物理层启动定时器

4.5.4.9 转换 9

触发器

超出 CPRI 规范范围。应用的能力协商提议一个新的 CPRI 协议或线 Bit 率。

行为

转换携带可获得的线 Bit 率，协议版本及控制管理信道 Bit 率信息。清除物理层启动定时器

4.5.4.10 转换 10

触发器

第一次发现 LOS/LOF 错误（定义见 4.2.10）

行为

清除物理层启动定时器

4.5.4.11 转换 11

触发器

发动主从端口

行为

清除物理层启动定时器

4.5.4.12 转换 12

触发器

在状态 E/F 时，第一次在 Z.66.0/Z.194.0 接收控制管理信道的 Bit 率改变

行为

设置物理层启动定时器

4.5.4.13 转换 13

触发器

在状态 D/E/F/G 时，第一次在 Z.2.0 接收协议版本改变

行为

设置物理层启动定时器

4.5.4.14 转换 14

触发器

主端口第一次指定 Z.66.0 和 Z.194.0 以表明在接口 需要控制管理信道

通用公共无线接口（CPRI）规范 v2.0	Version1.0
南京国人通信研发中心	2005.2.25
CPRI-003	第 59 页 共 69 页

行为
清除物理层启动定时器
4.5.4.15 转换 15
触发器
在 Z.66.0/Z.194.0，主端口第一次提议控制管理信道的 Bit 率
行为
设置物理层启动定时器
4.5.4.16 转换 16
触发器
物理层启动定时器终止
行为
无
5 互用性
5.1 之前及以后版本的兼容性
5.1.1 在 CPRI 固着最小控制信息的位置
为了能够达到前后版本兼容性的目的，最小控制信息必须固定在 CPRI 帧结构中以能正确的找到 CPRI 的协议版本。在以后的版本中，如果 CPRI 的超帧结构有以下位信息，则其控制信息位置不能改变。
同步和定时 控制字：Z.0.0
协议版本 控制字：Z.2.0
HFN 控制字：Z.64.0
5.1.2 CPRI 中的保留带宽
在 CPRI 结构中，一些数据部分为将来的使用留出了余地。这些部分将在将来的 CPRI 规范版本中使用，以增强它的能力或者使一些新特性的介绍与之后的版本相兼容。
两种保留快需要区分
1，保留位

保留位以 **r** 为标记。这意味着传送者在位标记为 **r** 的时候发送 0，而接受者不用理会 **r** 的作用（传送 **r=0**/接收 忽略 **r**）

2，保留控制字

在现在的规范的版本中一个超帧结构的 52 个控制字（3 至 15 个子信道）被保留为以后接口协议的扩展使用。保留字均被保留位添满。（保留位以 **r** 为标记）

CPRI 的保留数据部分，只能被 CPRI 规范组用来增进或修正协议。

5.1.3 版本号

CPRI 的规范版本由两个数字表示（版本 **A.B**）。以下是如何定义版本号

- 1，第一个数字 **A** 的增加表示版本中有重大的改变（范围的修改，新的章节。。。）
- 2，第二个数字 **B** 的增加表示版本中有修改，如：技术的增强，修正，升级等。

5.1.4 CPRI 帧结构中的规范版本

控制字 **Z.2.0** 表示协议版本号，用 **1, 2, 3...**表示。当一个新的规范版本有与之前的版本不兼容的改变时，协议版本号才会增加。为不兼容版本定义好的遵从简单次序的规范版本号使启动程序变得简单，有效，迅速。下表显示了规范版本和协议版本号的对应关系

Specification release version	Compatible with the following previous specification release versions	Protocol version number (Z.2.0 control word)
1.0	-	1
1.1	1.0 *	1
1.2	1.0 *, 1.1	1
1.3	1.0 *, 1.1, 1.2	1
2.0	1.0 *, 1.1, 1.2, 1.3	1

V1.0 和其他规范版本的兼容要求 **V1.0** 的使用者接受 **I11**/次序（详解见 **4.2.7.5**）

当新的规范版本出现的时候，这个版本将做更新

5.2 遵从

CPRI 接口必须满足以下要求：

- 1，通过 **CPRI** 强制和可选的两部分建立/维护 **RE** 与 **REC** 之间的连接。
- 2，通过支持所有 **CPRI** 的强制部分建立/维护 **RE** 与 **REC** 之间的连接。
- 3，通过至少选择 **CPRI** 可选表中的一项建立/维护 **RE** 与 **REC** 之间的连接。
- 4，不在 **CPRI** 可选表中增加任何新的选项。
- 5，不增加新的 **CPRI** 可选表。
- 6，不在 **RE** 与 **REC** 在 **SAPs** 处传送数据时制造错误。

通用公共无线接口（CPRI）规范 v2.0	Version1.0
南京国人通信研发中心	2005.2.25
CPRI-003	第 61 页 共 69 页

并不要求所有的 CPRI 兼容模块都遵循第三章定义的规则。当一些应用并不要求实现 CPRI 规范中的所有功能时，模块只达到部分要求即可。

对于每一个 CPRI 兼容模块，销售者要结合模块设计明确的给出第三章每一条款的遵从表，即使不实现所有的规范要求。

6 附录

6.1 延时校准实例（提供信息）

这一节将提供在 4.2.9 描述的延时校准的实例。衔接是单跳，而后是多条情况。

在单跳配置中，REC 与 RE 之间的延时（T12 与 T34）可用以下的方法估算。

- 1) 测量 T14，R1 处输出信号与 R4 处输入信号的帧定时差异，设<T14>值为 T14 的测量值。
- 2) 通过用<T14>减去固定偏移（Toffset）估算 REC 与 RE 之间的往返延时<T12+T34>。

$$\langle T12+T34 \rangle = \langle T14 \rangle - \text{Toffset}$$

- 3) 假设上行延时（T34）与下行延时(T12)相同，另外一种计算往返延时的方法为对份。

$$= \langle T34 \rangle = \langle T12+T34 \rangle / 2 = (\langle T14 \rangle - \text{Toffset}) / 2$$

由于两个参考点 R1 和 R4 在相同的设备上（REC），因此可以精确的测量 T14，满足第三章的需求 21。

当然，也许直接测量 R1 和 R4 比较困难，这是因为在这些点是光或电的高速信号，但是在 REC 某些地方测量时差是可行的（如：在 SEDES 前后），然后再补偿 R1/R4 与测量点之间的内在时差。

由于可以假设 REC 的上行延时（Ta3）与下行延时(T2a)可知，在可以通过< T12> 与< T34> 相加估算 REC 与 RE 之间的全部延时。

T2a 是从 R2 的下行信号的基本帧边界到通讯的基本帧携带的芯片的 RE 天线的传送时间的延时

Ta3 是从 RE 天线接收信号到 R3 帧边界的延时，其中把基本帧的通讯接收信号的 I/Q 采样视为第一个 I/Q 采样。

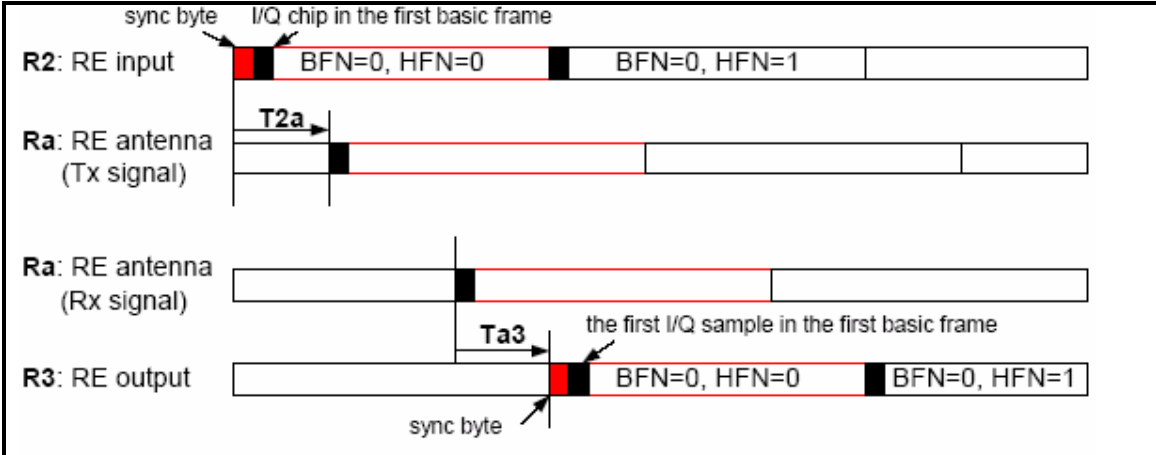


Figure 31: Definition of RE internal delay

在多跳的配置中，REC 与 RE 之间的往返延时（**T12+T34**）估算方法如下。

- 1) 测量 **T14⁽ⁱ⁾**，R1 处输出信号与 R4 处输入信号的定时差异，设 **<T14⁽ⁱ⁾>** 值为 **T14⁽ⁱ⁾** 的测量值。
- 2) 通过考虑帧位置的上行 I/Q 采样 **N** 的不同来估算端对端的帧定时差异。 **<T14>=<T14⁽ⁱ⁾>+N*
Tc**

Tc 是基本帧的长度=芯片周期，**N** 的计算公式是
$$N = \sum_{i=1}^{M-1} N^{(i)}$$
。 **M** 为跳得次数。

- 3) 通过用 **<T14>** 减去固定偏移（**Toffset**）估算 REC 与 RE 之间的往返延时 **<T12+T34>**。

$$\mathbf{<T12+T34>=<T14>-Toffset}$$

由于 **N** 值为固定值（没有错误测量的积累），往返延时的精确度不由跳的次数决定。

然而，但方向的延时计算不像单跳那么简单。不能通过 **<T12+T34>/2** 求得，因为 **<T12><T34>** 不相等，这是由于 RE 网络的内在延时 **TBdelay DL⁽ⁱ⁾** **TBdelay UL⁽ⁱ⁾**

$$T12 = \sum_{i=1}^M T12^{(i)} + \sum_{i=1}^{M-1} TBdelayDL^{(i)}$$

$$T34 = \sum_{i=1}^M T34^{(i)} + \sum_{i=1}^{M-1} TBdelayUL^{(i)}$$

TBdelay DL⁽ⁱ⁾ 不取决于链路延时，因此可视为 RE 的已知值。

TBdelay UL⁽ⁱ⁾ 与链路延时有关，要进行测量。

测量 **<T12><T34>** 有很多方法，以下是其中一种。

- 4) 每一个网络中的 RE 要向 REC 汇报内在延时 **TBdelay DL⁽ⁱ⁾** **TBdelay UL⁽ⁱ⁾**
- 5) REC 通过用步骤三中得到的 **<T12+T34>** 及 **TBdelay DL⁽ⁱ⁾** **TBdelay UL⁽ⁱ⁾**

通用公共无线接口（CPRI）规范 v2.0	Version1.0
南京国人通信研发中心	2005.2.25
CPRI-003	第 63 页 共 69 页

估算<T12><T34>

$$\begin{aligned} <T12> &= \{<T12+T34> + \sum_{i=1}^{M-1} (TBdelayDL^{(i)} - TBdelayUL^{(i)})\} / 2 \\ \text{and} \\ <T34> &= \{<T12+T34> - \sum_{i=1}^{M-1} (TBdelayDL^{(i)} - TBdelayUL^{(i)})\} / 2 \end{aligned}$$

6.3 网络（提供信息）

这一章是增进知识的，以提供 CPRI 版本 2 的网络能力为目标。他描述了 REC 与 RE 支持星形拓扑结构之外的拓扑结构（环形，链形，树形）的基本功能

这里描述的功能只是为了增进知识，并不强制要求 REC/RE 执行。两个侧面的讨论对于满足 REC/RE 的要求是必要的。

6.3.1 概念

RE

支持 CPRIv2 的 RE 的网络能力会在执行方面有很大不同。因此通过高性能的 RE 与拓扑结构有限的 RE 之间的比较，描述他的功能。在下面的小节中，RE 的功能分为以使用链形拓扑结构（见图 5A）的简单网络结构为目的“简单解决方案”和以使用环形，链形，树形拓扑结构为目的的“一般解决方案”。

支持一般解决方案的 RE 的特点为有多个主从端口。

支持简单解决方案的 RE 的特点为仅有主从端口各一个，且具有相同的线 Bit 率。

冗余

在 CPRIv1，冗余存在于跳级别的多个链路的使用。在 CPRIv2，冗余可以存在于网络级别中。一个 RE 可以通过多种逻辑连接方式与一个 REC 连接，每一个逻辑连接有自己的网络路径。

6.3.2 SAPcm 通过 RE 的接收与传送

一般解决方案

从 CPRI 从端口接收的 SAPIq 逻辑连接交换至 CPRI 的主端口。由应用层管理的地址表决定 SAPIq 逻辑连接从哪交换到哪。

简单解决方案

由于一个 RE 只有一个 CPRI 从端口，所有来自 CPRI 从端口的 AxC 容器都指向一个主端口。

反之亦然。因此在物理层就可完成。

6.3.3 SAPIq 通过 RE 的接收与传送

一般解决方案

由 CPRI 从端口接收的 SAPIq 逻辑连接交换到其主端口。由应用层管理的地址表定义 SAPIq 逻辑连接如何从一个端口交换到另一个端口。

简单解决方案

由于一个 RE 只有一个 CPRI 从端口，所有 CPRI 从端口的 AxC 容器转运至主端口。所有 CPRI 主端口的 AxC 容器转运至从主端口。这种转运在物理层已经完成。

6.3.4 SAPs 通过 RE 的接收与分配

一般解决方案

应用层负责配置 SAPs 的逻辑连接，（如：哪个从端口接收 SAPs，那个主端口分配 SAPs）。在接收 SAPs 的端口，RE 必须满足 4.2.9 定义的从端口的要求。在分配 SAPs 的端口，RE 必须满足 4.2.9 定义的主端口的要求。

如果 RE 没有找到 SAPs 的从端口，则 SAPs 要移至另一个从端口。为了支持 4.2.9，RE 的所有分枝要重新同步。由应用层来管理重新同步。

简单解决方案

一个 RE 仅有一个从端口且要满足 4.2.9。向主端口传送 SAPs 在物理层完成。

6.3.5 通过 RE 信号化 CPRI 物理层的接收与传送

所有物理层的信号化以一跳为基础，除了复位和 SDI。LOS,LOF,RAI 信号在每个 RE 由应用程序读取，并通过应用层给 REC 发送信号。

物理层的复位见 4.2.7.6.1

SDI 的一般解决方案

从 CPRI 端口接收的 SDI 位交换到哪个 CPRI 端口由他们与端口的关系决定，而他们的关系与 SDI 设置有关。由应用层管理的地址表决定 SDI 位怎样在端口之间传送。强烈建议 SAPIq 与 SAPcm 逻辑连接与 SDI 使用不同的链路。

SDI 的简单解决方案

由于 RE 只有一个 CPRI 从端口，SDI 被传送到主端口。传送在物理层可完成。假设 IQ 用户

通用公共无线接口（CPRI）规范 v2.0	Version1.0
南京国人通信研发中心	2005.2.25
CPRI-003	第 65 页 共 69 页

平台和控制管理消息也被传送。一个 SDI 位由应用程序在 CPRI 主端口读取，并通过应用层发信号给 REC。

6.3.6 Bit 率变换

在 CPRI 的链路，一个 RE 可以使用不同的 Bit 率。如：一个高速从端口和多个低速主端口。

7 缩写表

- AC 交流电
- A/D 模/数
- ANSI 美国国家标准协会
- AxC 天线载波
- BER 比特误码率
- BFN B 节点帧数
- C 控制
- C&M 控制与管理
- CPRI 通用公共无线接口
- D/A 数/模
- DA 目标地址
- DL 下行
- ESD 数据流结束标帜符
- FCS 帧校验序列
- FDD 频分双工
- GPS 全球定位系统
- HDLC 高级数据链路控制
- HFN 超帧数
- HV 高电压
- I 同相
- IEC 国际电工委员会

IEEE 电气电子工程师协会

Iub 无线网络控制器与 UMTS 无线基站之间的接口

LLC 逻辑链路控制

Ln 长度

LOF 帧损失

LOS 信号损失

LSB

LV 低电压

LVDS 最低有效位

M 管理

MAC 媒体访问控制

MSB 最高有效位

N/A 无效

PAD 填充

PCS 物理代码子层

PDU 协议数据单元

PHY 物理层

PLL 锁相环

PMA 物理介质连接

Q 正交

RAI 远端告警指示

RE 无线设备

REC 无线设备控制中心

RF 射频

RRC 根升余弦

Rx 接收

SA 源地址

SAP 业务访问节点

SDI SAP 失效指示

SDU 业务数据单元

SERDES 串行器/解串行器

SFD 起始帧分界符

SFP 小封装可插拔

SSD 数据流起始标识符

T_C 芯片速度=1/3.84MHz

TP 测试点

TS 技术规范

Tx 发射

UE 用户设备

UL 上行

UTRA 通用陆地无线接入（3GPP）

UTRAN 通用陆地无线接入网（3GPP）

UMTS 全球移动通信系统

Uu UMTS 空中接口

XAU1 10G 比特连接单元接口

3GPP 第三代合作伙伴计划

8 参考文献

1. IEEE: 载波监听多路访问/冲突检测(CSMA/CD)接入方法和物理层规范。IEEE 标准 802.3-2002,2002 年三月。
2. IEEE 标准 802.3-2002,第三部分: 载波监听多路访问/冲突检测(CSMA/CD)接入方法和物理层规范: 10Gb/s 操作的媒体访问控制 (MAC) 参数、物理层和管理参数。2002 年三月。
3. INCITS 352-信息技术-1998 光纤通道物理接口(FC-P1’ 98), 1998。
4. IEC 60793-2-10(2002-3) 第 2-10 部分: 产品规范..A1 类多模光纤分规范,2002 年三月。
5. IEC 60793-2-50(2002-1)第 2-50 部分:产品规范.B 级单模光纤分规范,2002 年 1 月。
6. Infiniband 贸易协会: Infiniband 结构, Rel. 1.1,Vol. 2,2002 年九月。
7. 美国国家标准协会(ANSI):ANSI-TIA-644,2001 年 1 月。
8. 3GPP TS 25.104:基站 (BS) 无线收发 (FDD) ,版本 5, V5.8.0,2003 年十月。
9. 3GPP TS 25.133:无线资源管理 (FDD) 支持要求,版本 5, V5.11.0,2004 年六月。

10. ISO/IEC:信息技术-系统通信和信息交换-高级数据链路控制（HDLC）程序。国际标准 ISO/IEC 13239,第三版，代码：ISO/IEC 13239： 2002(E),2002-07-15.

通用公共无线接口（CPRI）规范 v2.0	Version1.0
南京国人通信研发中心	2005.2.25
CPRI-003	第 69 页 共 69 页