

大疆创新 2020校招 芯片开发工程师A卷

在线考试

单选题 1/20

单选题 2.0分

下列关于多bit数据跨时钟域的处理思路，错误的有

- ☐ A 发送方给出数据，接收方用本地时钟同步两拍再使用
- ☐ B 发送方把数据写到异步fifo，接收方从异步fifo里读出
- ☐ C 对于连续变化的信号，发送方转为格雷码发送，接收方收到后再转为二进制
- ☐ D 发送方给出数据，发送方给出握手请求，接收方收到后回复，发送方撤销数据

大疆创新 2020校招 芯片开发工程师A卷

在线考试

单选题 2/20

单选题 2.0分

对12.918做无损定点化，需要的最小位宽是多少位，位宽选择11位时的量化误差是多少

- ☐ A 12位，0.0118
- ☐ B 13位，0.0039
- ☐ C 12位，0.0039
- ☐ D 13位，0.0118

大疆创新 2020校招 芯片开发工程师A卷

在线考试

单选题 3/20

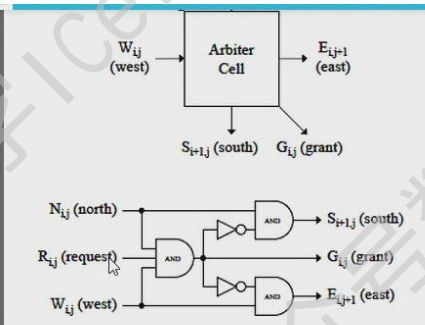
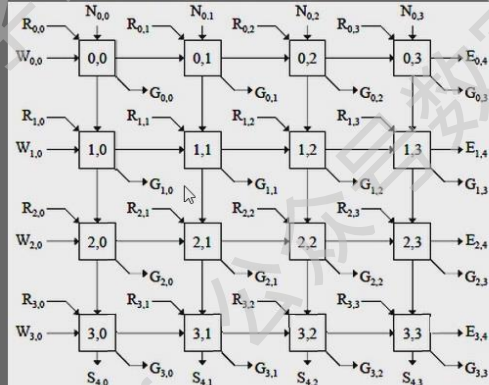
单选题 2.0分

两个噪声源的均方根噪声幅度分别是10uVrms，5uVrms；两个噪声源叠加后的均方根噪声幅度不可能是以下值中的哪个？

- ☐ A 11.18uVrms
- ☐ B 2uVrms
- ☐ C 5uVrms
- ☐ D 14uVrms

单选题 | 2.0分

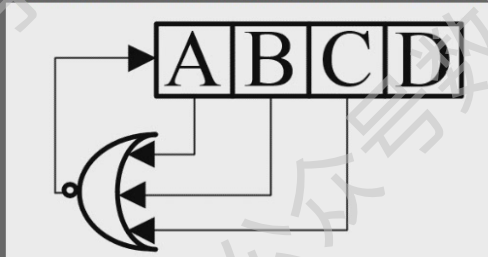
虑如下的4x4的“二维仲裁器”，R00到R33为输入，G00到G33为输出，N和W也为输入，E和S也为输出，假设所有的逻辑门（包括非门/与门/反向器）延时都为1ns，请问该电路的最大延迟为



- ☐ A 23ns
- ☐ B 25ns
- ☐ C 19ns
- ☐ D 21ns

单选题 | 2.0分

下图所示4bit右移位寄存器，0时刻ABCD初始状态为0111，请写出5个时刻之后的ABCD输出



- ☐ A 1010
- ☐ B 0100
- ☐ C 1101
- ☐ D 1110

大疆创新 2020校招 芯片开发工程师A卷

在线考试

单选题 6/20

单选题 | 2.0分

1个16K x 8位的存储器,其地址线和数据线总和是

- ☐ A 46
- ☐ B 17
- ☐ C 48
- ☐ D 22

在线考试

单选题 7/20

单选题 | 2.0分

数字系统中,采用()可以将减法运算转化成为加法运算

- ☐ A 原码
- ☐ B BCD码
- ☐ C ASCII码
- ☐ D 补码

计算器

16384

☐ 十六进制 ☒ 十进制 ☐ 八进制 ☐ 二进制

☐ 上档功能 ☐ 双函数

PI	E	d.ms	储存	7	8	9	/
(	)	ln	取存	4	5	6	*
sin	x^y	log	累存	1	2	3	-
cos	x^3	n!	积存	0	+/-	.	=
tan	x^2		清存	A	B	C	D

大疆创新 2020校招 芯片开发工程师A卷

在线考试

单选题 8/20

单选题 | 2.0分

关于流水线设计的理解,错误的是:

- ☐ A 流水线设计会消耗较多的组合逻辑资源
- ☐ B 流水线设计会导致原有通路延时增加
- ☐ C 流水线设计的思想,是使用面积换取速度
- ☐ D 关键路径中插入流水线,能够提高系统时钟频率

在线考试

单选题 9/20

单选题 | 2.0分

在Verilog语言中,如果 $a=1'b1$, $b=3'b101$, $c=1'b0$,则 $a\{3(c),b\} =$

- ☐ A 8'b10110101
- ☐ B 7'b1011101
- ☐ C 7'b1000101
- ☐ D 8'b10001010

在线考试

单选题 10/20

单选题 | 2.0分

下面哪种逻辑门可以实现逻辑 (A XOR B) OR (C AND D) ?

- ☐ A NAND
- ☐ B NOR
- ☐ C XOR
- ☐ D INV

在线考试

单选题 11/20

单选题 | 2.0分

关于DFT (design for test) 的描述错误的是:

- ☐ A DFT测试不能覆盖电路的时序问题
- ☐ B DFT测试过程通常会消耗大量的动态功耗
- ☐ C DFT的主要目的是发现芯片在生产过程中出现的缺陷
- ☐ D 寄存器扫描链是一种常用的DFT技术

在线考试

单选题 12/20

单选题 | 2.0分

以下哪个工具不具备逻辑综合功能

- ☐ A Synplify
- ☐ B Design Compiler
- ☐ C Modelsim
- ☐ D ISE

在线考试

单选题 13/20

单选题 | 2.0分

对芯片静态功耗影响最大是哪一项

- ☐ A 工作模式
- ☐ B 频率
- ☐ C 负载
- ☐ D 电压

在线考试

单选题 14/20

单选题 | 2.0分

组合逻辑电路中的冒险是由于_____引起的。

- ☐ A 电路有多个输出
- ☐ B 电路未达到最简
- ☐ C 逻辑门类型不同
- ☐ D 电路中的时延

在线考试

单选题 15/20

单选题 | 2.0分

指令系统中程序控制类指令的功能是

- ☐ A 实现主存与CPU之间的数据传送
- ☐ B 实现程序执行顺序的改变
- ☐ C 实现算术和逻辑运算
- ☐ D 实现堆栈操作

在线考试

单选题 16/20

单选题 | 2.0分

在对信号做降采样前添加滤波器，一般需要添加什么样的滤波器，完成什么功能：

- ☐ A 高通，抗周期延拓
- ☐ B 高通，抗混叠滤波
- ☐ C 低通，抗周期延拓
- ☐ D 低通，抗混叠滤波

在线考试

单选题 17/20

单选题 | 2.0分

假设一个cycle只能完成一个 (8bits*8bits) 或一个 (17bits+17bits+17bits) 操作，那么设计16bits*16bits乘法最少可以多少个cycle完成

- ☐ A 2个cycles
- ☐ B 4个cycles
- ☐ C 3个cycles
- ☐ D 1个cycle

在线考试 单选题 18/20

单选题 | 2.0分

下面哪项不是负反馈电路？

- ☐ A 电压串联反馈
- ☐ B 电压并联反馈
- ☐ C 电容并联反馈
- ☐ D 电流串联反馈

在线考试 单选题 19/20

单选题 | 2.0分

如下关于“线与”逻辑的描述，错误的是：

- ☐ A 可以用OC门来实现“线与”
- ☐ B “线与”逻辑必须在输出端加一个下拉电阻
- ☐ C “线与”逻辑是两个输出信号相连可以实现“与”的功能
- ☐ D 可以用OD门来实现“线与”

在线考试 单选题 20/20

单选题 | 2.0分

下列说法正确的是：

- ☒ A 乘法器在FPGA上必须使用DSP资源
- ☐ B 基于SRAM的FPGA器件，每次上电之后必须重新进行配置
- ☐ C FPGA的ChipScope设置同样的采样深度，如果想一次观测更长时间的信号波形，可以将采样时钟换成更高频率的时钟
- ☐ D Source clock latency 也属于FPGA IO 接口约束

在线考试 多选题 1/10

多选题 | 2.0分

关于异步处理，以下说法正确的是：

- ☐ A 静态配置信号可以不做异步处理
- ☐ B 异步FIFO采用格雷码的原因是为了提高电路速度
- ☐ C 异步处理需要考虑发送和接收时钟之间的频率关系
- ☐ D 单比特信号打两拍后可以避免亚稳态的发生

非易失性存储器（英语：non-volatile memory，缩写为 NVM）是指当电流关掉后，所存储的数据不会消失

的电脑存储器。非易失性存储器中，依存储器内的数据是否能在使用电脑时随时改写为标准，可分为二大类产品，即 ROM 和 Flash memory。

非易失性存储器主要有以下类型：

- ROM（Read-only memory，只读内存）
 - PROM（Programmable read-only memory，可编程只读内存）
 - EAROM（Electrically alterable read only memory，电可改写只读内存）
 - EPROM（Erasable programmable read only memory，可擦可编程只读内存）
 - EEPROM（Electrically erasable programmable read only memory，电可擦可编程只读内存）
- Flash memory（闪存）^[1]

在线考试

多选题 3/10

多选题 | 2.0分

关于16点FFT描述正确的是

☐ A

每个蝶形算法需要1次复数加法

☐ B

每级有8个蝶形算法

☐ C

每个蝶形算法需要1次复数乘法

☐ D

共有4级分解

在线考试

多选题 4/10

多选题 | 2.0分

Verilog语言中，下列哪些语句不可以被综合：

☐ A

用generate语句产生的代码

☐ B

initial语句块

☐ C

always语句块

☐ D

force语句

在线考试

多选题 5/10

多选题 | 2.0分

在不增加pipeline的情况下，如何解决一条critical path的setup时序不满足的问题

☐ A

使用更先进工艺的工艺库

☐ B

在这条path上插入寄存器

☐ C

将部分组合逻辑电路搬到前级path上

☐ D

降低时钟频率

在线考试 多选题 6/10

多选题 | 2.0分

下列关于代码覆盖率描述错误的是:

- ☐ A 代码覆盖率达到百分之百说明代码bug已消除
- ☐ B 代码覆盖率包括功能覆盖率
- ☐ C 代码覆盖率包括条件覆盖率
- ☐ D 代码覆盖率包括语句覆盖率

在线考试 多选题 7/10

多选题 | 2.0分

C程序中定义了一个全局数组, 编译后此数组变量可能分配在下列哪个段:

- ☐ A text 段
- ☐ B bss 段
- ☐ C data 段
- ☐ D stack 段

在线考试 多选题 8/10

多选题 | 2.0分

下面电路中属于时序电路的是?

- ☐ A 寄存器
- ☐ B 触发器
- ☐ C 译码器
- ☐ D 计数器

在线考试 多选题 9/10

多选题 | 2.0分

下列优化方法中哪些是速度优化方法:

- ☐ A 资源共享
- ☐ B 关键路径优化
- ☐ C 流水线
- ☐ D 串行化

在线考试 多选题 10/10

多选题 | 2.0分

对于PSK和QAM调制，以下哪些说法是正确的：

- ☐ A 对于QAM调制，星座图的每个点的幅度相等
- ☐ B 2PSK和4PSK在归一化条件下，其幅度都是1
- ☐ C 4-QAM调制与QPSK的调制方式一致
- ☐ D 在同样信道条件下，16-QAM的误码率大于4-QAM

填空题：

在线考试 填空题 1/5

填空题 | 3.0分

write-back cache和write-through cache的区别：() cache只在cache line被替代的时候把cache里的有效数据写下一级存储

答案： 1

在线考试 填空题 2/5

填空题 | 3.0分

正则表达式里可以使用计数符和通配符进行搜索匹配，这些计数符中，()号的意思是匹配0个，1个或者多个，()号的意思是匹配1个或者多个，()号的意思是匹配0个或者1个

答案： 1 *
2 +
3

在线考试 填空题 3/5

填空题 | 3.0分

FPGA时序检查中对于异步复位电路的时序分析分别叫做()和()

答案： 1 |
2

在线考试 填空题 4/5

填空题 | 3.0分

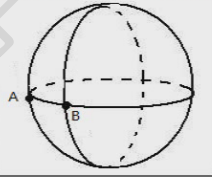
并行计算是提高程序运行速度的关键，设a为并行计算部分的所占比例，n为并行处理的节点数，则并行计算带来的加速比为_____

答案： 1

在线考试 填空题 5/5

填空题 | 3.0分

下图球框由三个相同的铁圆两两正相交组成，每个铁圆的电阻均为R。AB两点间的电阻为()



答案: 1

简答题:

在线考试 问答题 1/5

问答题 | 5.0分

Signal_a是clk_a (300M) 时钟域的一个单时钟脉冲信号，如何将其同步到时钟域clk_b (100M) 中，并产生出Signal_b同步脉冲信号。请用Verilog代码描述，并画出对应的时序波形说明图

答案:

B I U S x x' I 插入代码段 数学公式 画图表 手机拍照上传

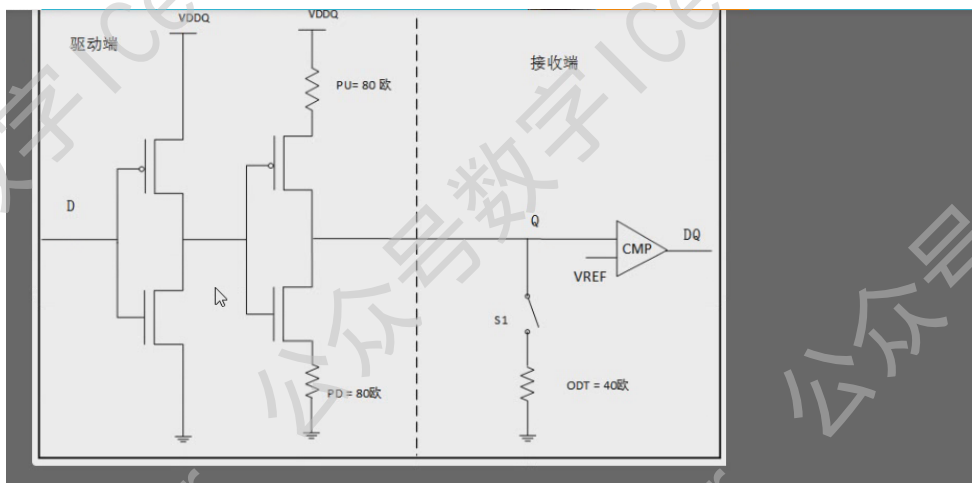
在线考试 问答题 2/5

问答题 | 5.0分

如下图,一个高速接口的端口电路示意图,要求D端发送数字0/1, DQ端收到相同的数字0/1。VREF电压为比较器数字输出0/1的判决电压。

- (1) S1断开时, DQ端VREF电压需设置为?
- (2) S1连通时, DQ端VREF电压需设置为?
- (3) 驱动端发送0时功耗较低, 这句话是否正确? 为什么?

备注: VREF电压是AD比较器0或1的基准参考电压



在线考试 问答题 3/5

问答题 | 5.0分

用moore型状态机实现序列"1101"从右到左的不重叠检测。(注: 典型的状态机设计分为moore与mealy两大类, 其中mealy状态机的输出不仅与当前状态值有关, 而且与当前输入有关; moore状态机的输出仅与当前状态值有关, 而与此时的输入无关)

- 1) 请画出状态转移图, 其中状态用S0, S1, S2,...标识
- 2) 针对这个具体设计如何衡量验证的完备性?

答案:

在线考试

问答题 4/5

问答题 5.0分

进行一个运算单元的电路设计，A[7: 0] * 11111011，请尽量用最少的资源来实现，写出对应的RTL代码

在线考试

问答题 5/5

问答题 5.0分

用C语言实现整数到ASCII码字符串的转换

```
void itoa(long int value,char *string) {  
    //value为一个int值，string是用来存放转换后的字符串的  
  
}
```